

D/A コンバーター搭載 SiC MOS-FET パワーIVC

N°224

2種類以上のオーディオ機器をひとつのシャーシにまとめると、配線の短縮によって信号純度が高まり、ケースや電源トランスのコストダウンにもつながる。つまり音を良くしながらもコストが下がるという痛快な結果が得られる。しかし、同一シャーシ内に信号レベルの異なる機器、電源トランスの漏洩磁束など、解決すべき課題が増えるのも事実。本機はこれらの問題を解消して、D/AコンバーターとパワーIVCを一体化した。パワーIVCはオールFETで、出力段にはSiC MOS-FETを採用した。



はじめに

2012年10月2日、幕張メッセで開催されたシーテック ジャパン 2012では、ロームのブースには大勢の人が集まり、異様な熱気が溢れていた。SiC（シリコンカーバイド）使用のパワーIVCが世界初公開されるからである。この時点では、まだ誰もSiCデバイスの音は聴いたことがない。次世代のデバイスと言われるSiCの音に対する期待感是否応なしに高まっていた。

このときの使用機器はいずれもバッテリードライブで、PCMレコーダーとD/AコンバーターそしてパワーIVCであった。広い会場内ではAC100V電源が自由に得られるわけではない。講演時でも、待機時でも、いかなる場所でも稼働可能なオールバッテリー方式は遺憾なくその特徴を發揮した。

ひとつの成功は次の出発を誘発する。D/AコンバーターとパワーIVCを一体化したら、きわめて機動力の高い、大変便利なマシンに

なるだろうという新たな発想が生まれた。1年前ならD/AコンバーターとパワーIVCを合体させるなど、アマチュアレベルでは無理難題である。しかし今ならできる。電流伝送方式の完結により、D/AコンバーターもパワーIVCも超シンプル、コンパクト化され、これらを一体化するのは、さほど困難なことではない。ケース構造と基板配置さえ工夫すれば、むしろ製作しやすいマシンになるだろう。

こうして誕生したのが本機D/Aコンバーター搭載パワーIVCである。このマシンが今後大活躍するであろうことは想像に難くない。

本機的设计方針

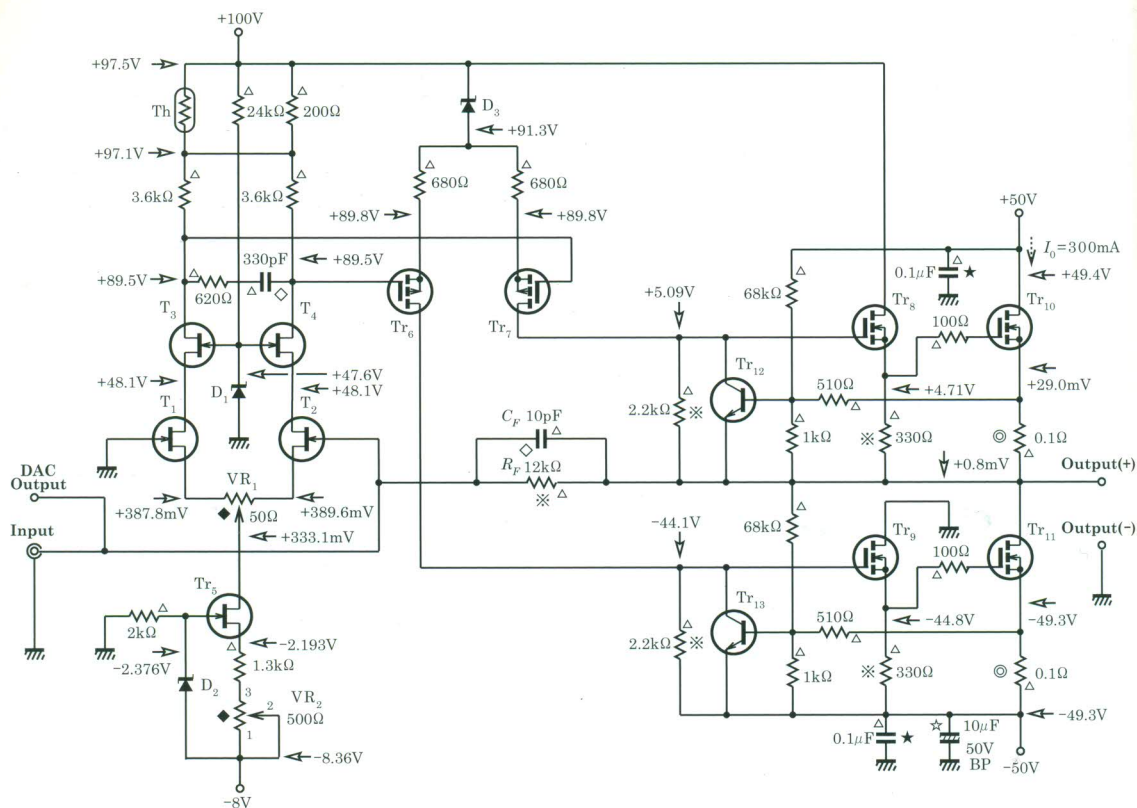
本機はD/AコンバーターをパワーIVC内に搭載するというDCアンプシリーズでは初めて挑戦するマシンである。D/AコンバーターもパワーIVCも極限までシンプル化された結果、初めて実現できる試みだ。パワーIVCは電源一体型でしかもハイパワー。限られ

たスペースにD/Aコンバーター、パワーIVC、そして電源部をいかに合理的に配置するか、製作面でも興味深いテーマである。

D/Aコンバーターはすでに試聴会でも実績のある電流伝送D/Aコンバーターを使用する。アナログ部がすべて電流モードで動作し、電流出力型で分流型アッテネーターを搭載している。ラインアンプは不要。出力電流をダイレクトにパワーIVCに入力できる。

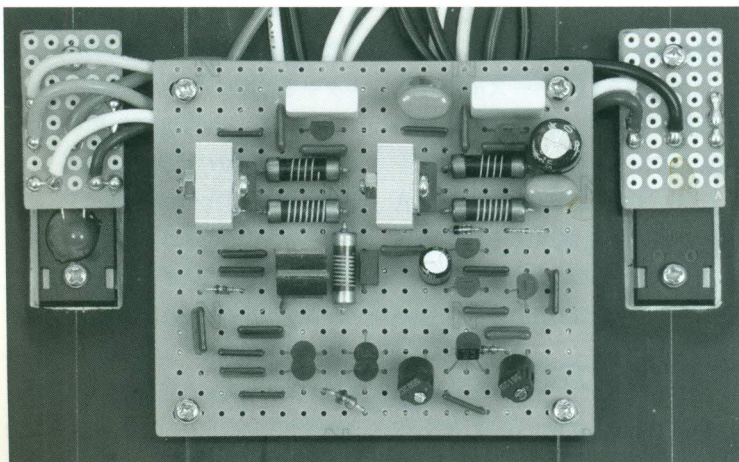
本機にCDプレーヤー、PCMレコーダー、パソコンなどを接続するだけで、デジタルソースの再生ができる。これは非常に便利なシステムである。

レコード再生をしたいときは、電流伝送プリアンプを本機の入力に接続すればよい。電流伝送プリアンプのラインアンプも純電流モードで動作し、電流出力型で分流型アッテネーターを搭載している。電流入力型の本機の入力に接続すると、D/Aコンバーター出力とのミクシング回路が成立する。



Tr₁, Tr₂, Tr₃, Tr₄, Tr₅ : 2SK177BL, Tr₆, Tr₇ : 2SJ77, Tr₈, Tr₉ : 2SK214, Tr₁₀, Tr₁₁ : SCT2080KE, Tr₁₂, Tr₁₃ : 2SC2240
 D₁ : RD47F, D₂, D₃ : HZ6C2, Th : 200D5A, Tr₁とTr₂, Tr₃とTr₄, Tr₆とTr₇, ThとTr₈は熱結合, Tr₁₀, Tr₁₁は放熱器に取り付ける
 ※: スケルトン, ◎: 福島双羽 MPC74, ◇: 双信電機 SE, ◆: コパルTM-7P, ★: ニッセイ電機 積層フィルム APS
 ☆: 東信工業BPUS バイポーラ

図1] 本機SCT2080KEパワー-IVC



放熱器に直接取り付けけたパワー-IVC基板と出力段SiC MOS-FET. 基板取り付けネジの位置がズれているのはミスではなく、放熱器のフィンの間隔に合わせるため

聴きたいソース側のボリュームを上げ、聴かない側を絞ればよい。信号経路に接点が入らない電流伝送方式独自の信号選択方法だ。

パワー-IVCはSiC MOS-FETの特徴を活かすために、今回はオールFET構成にする。バイポーラTrやFETにはそれぞれ独自の音

楽表現力があるが、FETの特徴をより鮮明に出すには、パワー-IVCをすべてFETで構成するのが効果的である。出力段はSiC MOS-FET、ドライブ段と2段目カレントアンプはMOS-FET、そして初段差動アンプはジャンクションFETという構成だ。

一般にMOS-FETはバイポーラTrに比較して、高周波特性が優れている。一例として、アンプの高域特性を支配するドレイン・ゲート間の逆伝達容量 C_{rss} またはコレクター・ベース間の帰還容量 C_{ob} を比較すると、2SK214は $C_{rss}=2.2\text{pF}$ 、2SJ77は $C_{rss}=4.8\text{pF}$ 、2SC959と2SA606は $C_{ob}=22\text{pF}$ と桁違いにMOS-FETの容量が小さい。SiC MOS-FETの優れた高域特性を活かすに



は、ドライブ段の高域特性も良くする必要があるのである。

SiCMOS-FETはドレイン・ソース間電圧 V_{DS} の高い領域で動作させたほうが好結果が得られる。そこで本機の出力段電源電圧を±50Vにして、ハイパワーアンプとして動作させる。本機に使用したSCT2080KEはドレイン損失 P_D が175Wと大きいので、シングルプッシュプル動作でもハイパワーアンプが実現できる。パラレル接続ではデバイスの特性差による影響が出るので、この点でも P_D が大きく電極間容量の小さいSiC MOS-FETは有利である。

電源はAC電源整流方式だが、整流ダイオードにはすべてSiC SBD(ショットキーバリアダイオード)を使用する。SiCデバイスの特徴を活かすためである。

本機のパワーIVC

図1は本機のパワーIVCである。オールFETパワーIVCはDCアンプシリーズ初登場だ、オールFETというだけで、回路が美しく見える。以下出力側から順に各段の動作を検討しよう。

SCT2080KEの V_{DS} 対 I_D 特性とロードライン

図1の出力段(Tr_{10} , Tr_{11})の動作を調べるために、図2のSCT2080KEのドレイン電圧 V_{DS} 対ドレイン電流 I_D 特性上に電源電圧 $V_{DD}=50V$ 、負荷抵抗 $R_L=8\Omega$ と 4Ω のロードラインを引く。 $R_L=8\Omega$ のロードラインとゲート・ソース間電圧 $V_{GS}=10V$ の特性との交点から、最大ドレイン電流 I_{Dmax} と最小ドレイン電圧 V_{Dmin} を求めると、それぞれ $I_{Dmax}=5.82A$ 、 $V_{Dmin}=3.40V$ になる。

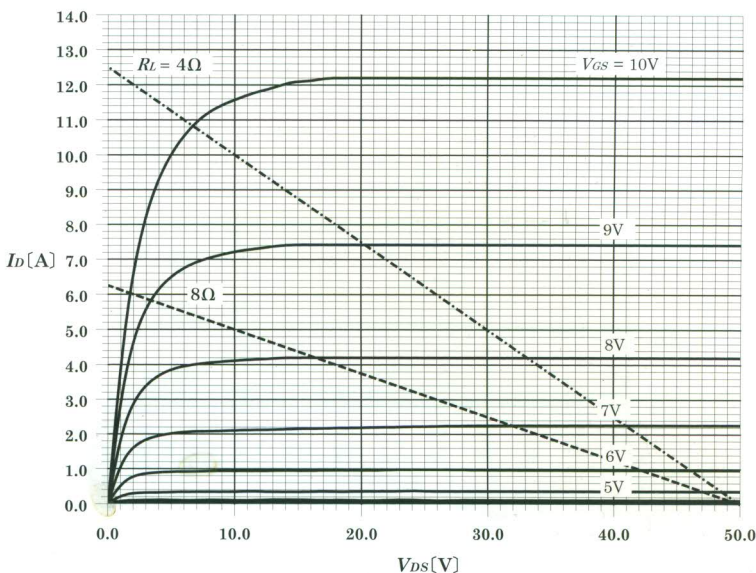


図2) SCT2080KEの V_{DS} 対 I_D 特性とロードライン

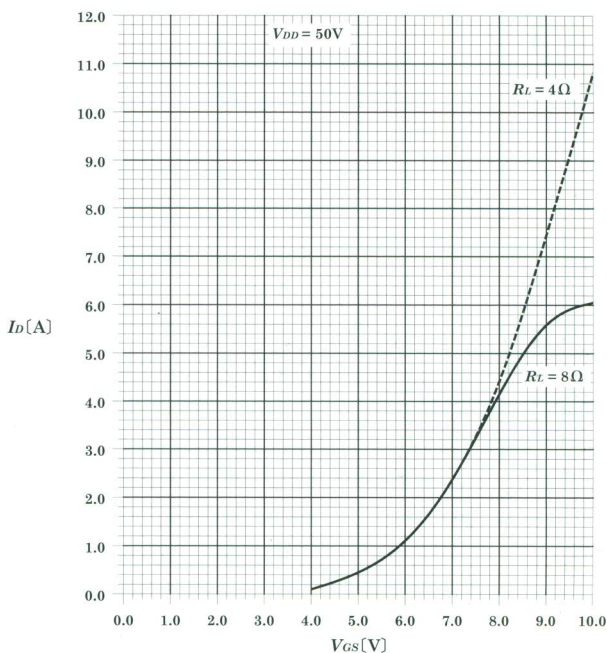


図3) SCT2080KEの V_{GS} 対 I_D 動特性

最大出力時の電流振幅は I_{Dmax} 、電圧振幅は $V_{DD} - V_{Dmin}$ になるので、最大出力電力 P_{Omax} は、

$$P_{Omax} = \frac{(V_{DD} - V_{Dmin}) \times I_{Dmax}}{2} = \frac{(50 - 3.40) \times 5.82}{2}$$

$$= 135.6 \text{ [W]}$$

になる。電源のレギュレーションとソースのシリーズ抵抗 0.1Ω のロス分を考慮しても、120W以上の P_{Omax} が期待できる。

4Ω 負荷の場合には、図2のように、 $R_L = 4\Omega$ のロードラインと、

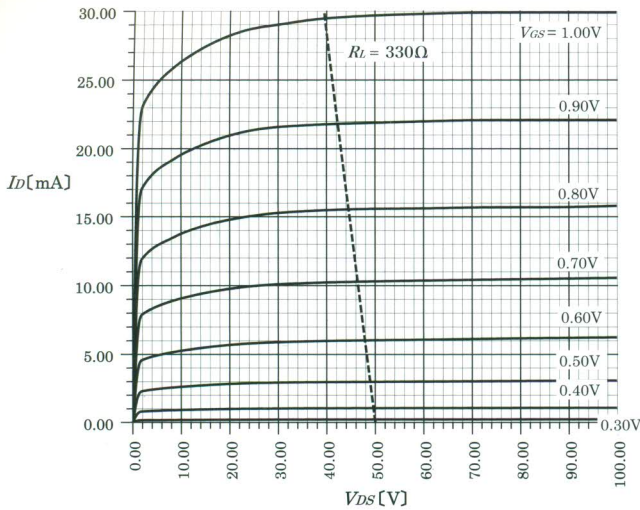


図4] 2SK214の V_{DS} 対 I_D 動特性

$V_{GS} = 10V$ の特性との交点から、
 $I_{Dmax} = 10.82A$, $V_{Dmin} = 6.80V$ になり、

$$P_{Omax} = \frac{(V_{DD} - V_{Dmin}) \times I_{Dmax}}{2}$$

$$= \frac{(50 - 6.80) \times 10.82}{2}$$

$$= 234.3 \text{ [W]}$$

になる。実際には180~200Wくらいの P_{Omax} になるだろう。

SCT2080KEの V_{GS} 対 I_D 動特性

図2の V_{DS} 対 I_D 特性とロードラインの交点から V_{GS} 対 I_D の関係をプロットしたのが、図3の V_{GS} 対 I_D 動特性である。 $V_{GS} = 7.6V$ までは $R_L = 8\Omega$ と $R_L = 4\Omega$ の動特性が一致しているが、 $R_L = 8\Omega$ では $V_{GS} = 8V$ から次第に飽和特性に移行し、 $V_{GS} = 10.0V$ で I_D が6.0Aに留まる。

一方 $R_L = 4\Omega$ では動特性が素直に伸び、飽和特性は生じない。 $V_{GS} = 10.0V$ では I_D が10.82Aに達する。SCT2080KEは低負荷抵抗のほうが直線性の良い動作になる。この点でもハイパワーアンプに適したデバイスといえる。

2SK214の V_{DS} 対 I_D 特性とロードライン

図1のドライブ段 (Tr_8 , Tr_9) には、前回まではバイポーラ Tr を使用したのが、今回はMOS-FETの2SK214を使用する。現在入手できるドライブ用MOS-FETは2SK213~2SK216のシリーズしかない。図4は2SK214の V_{DS} 対 I_D 特性である。バイポーラ Tr と異なり、この種のFETは低電圧領域の抵抗特性から高電圧領域の定電流特性に緩やかに移行するブロードな肩特性を示す。

2SK214の V_{GS} 対 I_D 動特性

ドライブ段の R_L はソース抵抗330Ωになる。図4に $V_{DD} = 50V$, $R_L = 330\Omega$ のロードラインを引き、各特性とロードラインの交点から、 V_{GS} 対 I_D 動特性を求めたのが図5である。動特性は典型的な2乗特性で、FETの特徴がよく現れている。 R_L の値が低いので、ブロードな肩特性の領域を通らず、

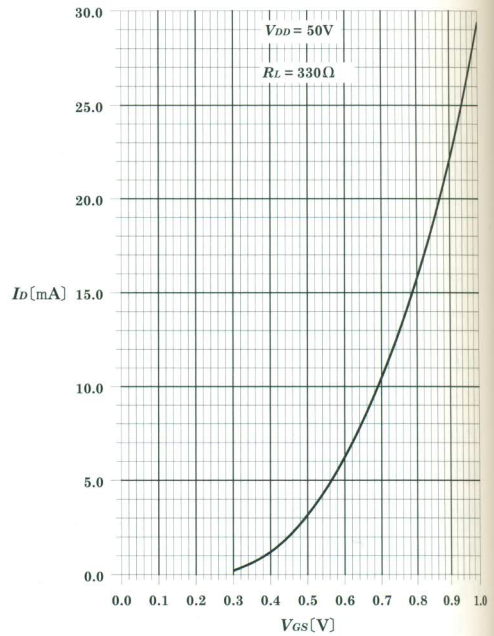


図5] 2SK214の V_{GS} 対 I_D 動特性

定電流領域だけで動作しているからだ。これならオーディオ用パワーIVCのドライブ段として満足できる特性である。

ドライブ段の Tr_9 の V_{DD} は出力電力にほとんど関係なく、50Vと見てよい。一方 Tr_8 のソース電圧は出力電力によって0~50Vの範囲で変化する。ドレインは100Vに固定されているので、 V_{DS} が50~100Vの範囲で変化する。 V_{DS} が最も低い50Vでも図5の特性なので、全電力範囲で良好な特性が維持できる。

2SJ77の V_{DS} 対 I_D 特性

図1の2段目カレントアンプ (Tr_6 , Tr_7) は2SK214とコンプリメンタリーとして発売された2SJ77である。この V_{DS} 対 I_D 特性は図6のように、2SK214とはかなり異なる特性だ。肩特性がきわめてブロードで、高電圧領域の特性も定電流特性とはいいいがたい。完全対称アンプは電圧増幅段が出力段を電流伝送方式でドライブす



ることで成り立っている。したがって2段目カレントアンプは出力インピーダンスが高い電流源として動作しなければならない。そこで2SJ77のソースに抵抗680Ωを入れ、電流帰還をかけて出力インピーダンスを高くする。

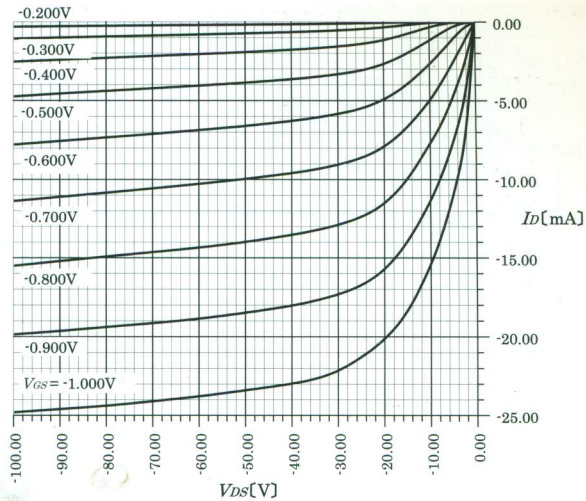
図7は2SJ77に電流帰還をかけた状態のドレイン入力電圧 V_i 対 I_D 特性だ。 V_{DS} 対 I_D そのものは2SJ77の特性なので変わらない。しかしソース抵抗を含めた特性は電流帰還の効果により、見事な定電流特性になる。ただし帰還の作用で大きな V_{GS} を要する。

出力段の最大出力時に要するドライブ電圧は10Vである。ドライブ段はソースフォロワー動作なので、電圧ゲインを1と考え、ドライブ段の入力電圧も10Vになる。ドライブ段のゲート・ソース間抵抗は2.2kΩなので、電圧増幅段の出力電流は、 $10V/2.2kΩ=4.55mA$ になる。このときの2SJ77の V_{GS} は図7より3.6Vになる。したがって初段差動アンプの最大出力電圧は3.6Vあればよい。

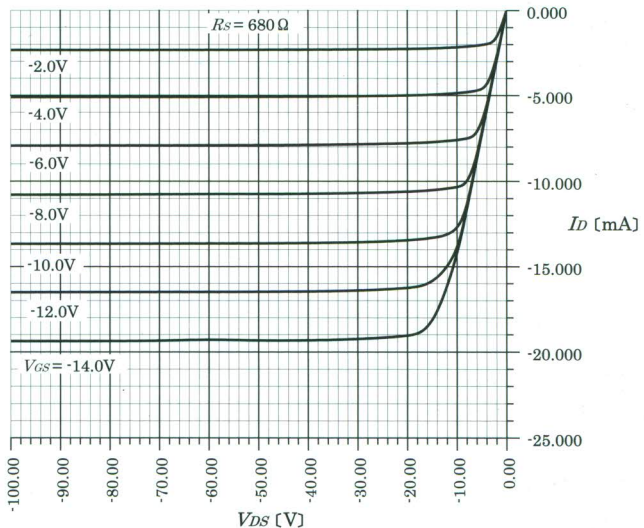
初段差動アンプ

図1の $Tr_1 \sim Tr_5$ が初段差動アンプである。初段差動アンプは定電流回路(Tr_5)、差動アンプ(Tr_1, Tr_2)、カスコードアンプ(Tr_3, Tr_4)で構成される。定電流回路は差動アンプに一定の電流を流す回路であり、カスコードアンプは耐圧を高めるために使用する。

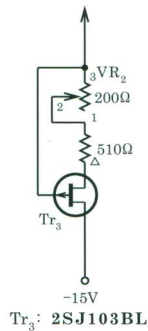
本機では初段差動アンプをすべて同一のジャンクションFET 2SK117BLで構成した。すべてのデバイスに固有の音がある以上、アンプの固有音を少なくするには、デバイスの使用種類を少なくするのがよい。2SK117のドレイ



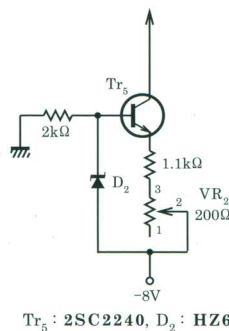
【図6】 2SJ77の V_{DS} 対 I_D 動特性



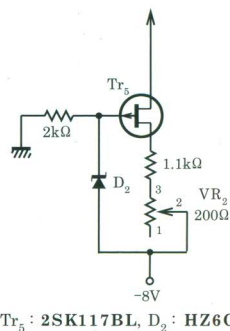
【図7】 2SJ77(電流帰還)の V_i 対 I_D 動特性



Tr_3 : 2SJ103BL



Tr_5 : 2SC2240, D_2 : HZ6C2



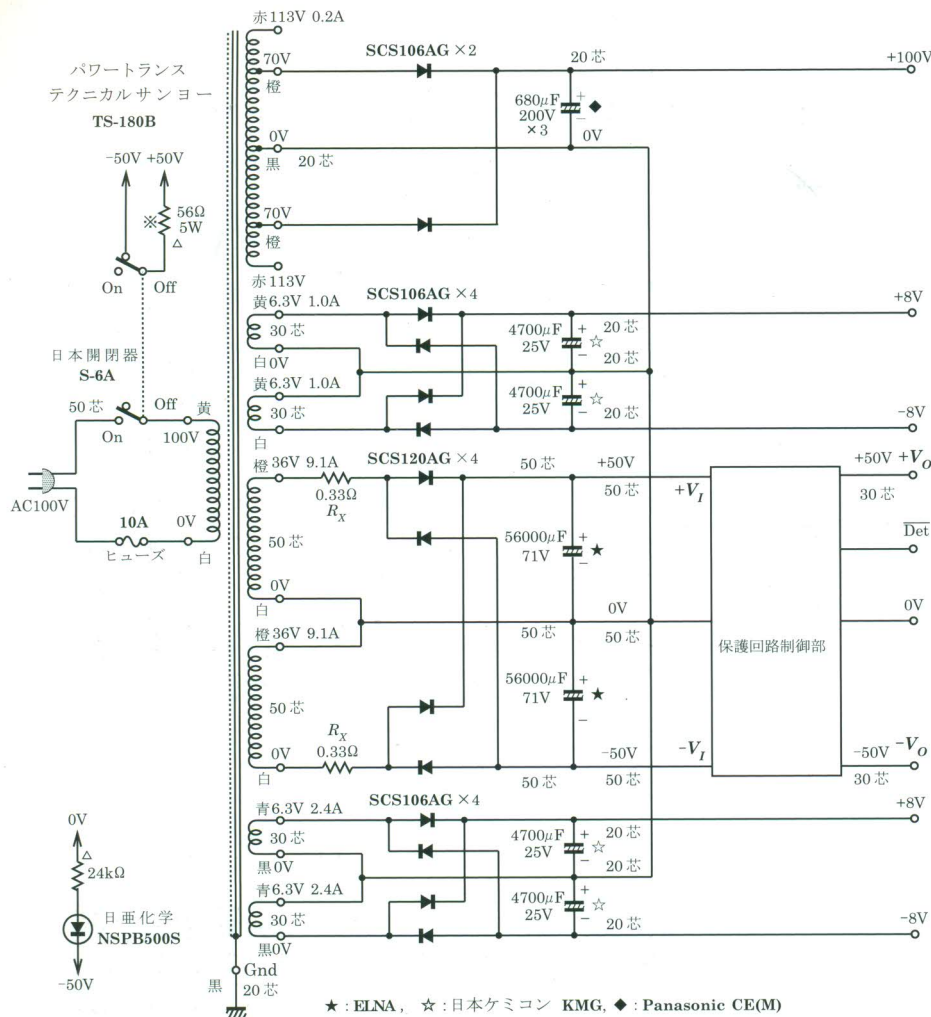
Tr_5 : 2SK117BL, D_2 : HZ6C2

(a) FET定電流回路

(b) Tr定電流回路

(c) FET定電流回路

【図8】 初段定電流回路



【図9】 電源部

ン・ゲート間耐圧は50Vである。

しかし50Vもかけるとゲートリーク電流が激増して、とてもハイインピーダンスの回路には使えない。

ところが本機ではゲートリーク電流があまり問題にならない回路構成なのだ。定電流回路の電源電圧はわずか8Vなので、ここはまったく問題ない。またカスコードアンプもゲート電圧を固定するパラレルレギュレーター (24kΩ, RD47F) からゲート電流が供給されるので問題ない。差動アンプTr₁のゲートはグラウンドに接続され、グラウンドからゲート電流が供給されるので、ここも問題ない。差動

アンプTr₂のゲートは電流入力アンプのために超低インピーダンスであり、ゲート電流の影響を受けにくい。2SK117に耐圧に近い電圧がかけられるのは、電流入力型パワーIVCならではの特徴なのだ。

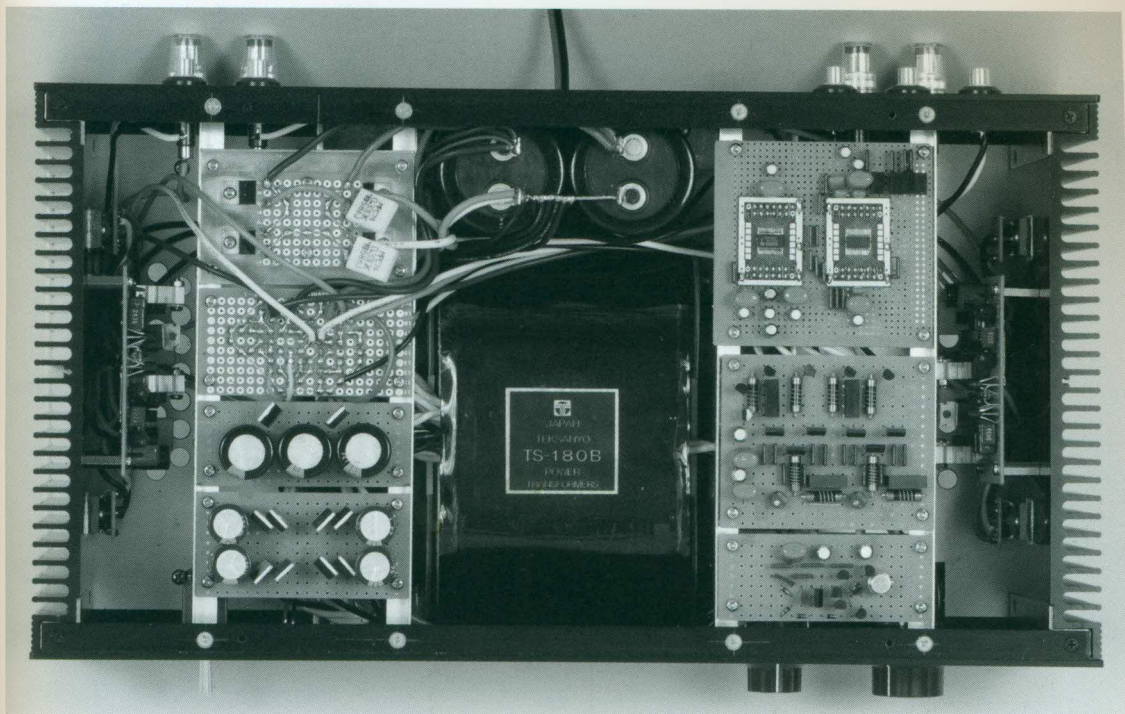
図8は初設定電流回路である。

(a)はバッテリードライブバイポーラーTr、SiC MOS-FETパワーIVC用定電流回路である。FETの自己バイアス回路で、FETそのものの定電流特性を活かした、最もシンプルな回路である。FETの温度特性がそのまま表れるので、小電流回路に向いている。

(b)はバイポーラーTrのベースをパラレルレギュレーターで固定

した回路で最も温度係数の小さい回路である。前回のハイブリッドSiC MOS-FETパワーIVCに使用し、バッテリードライブSiC MOS-FETパワーIVCでも改良回路として登場した。(c)は本機の定電流回路で、(b)のTrをジャンクションFETに置き換えた回路である。(b)と同等の温度安定性が得られる。

図1の電圧分布から計算できるが、定電流回路のドレイン電流は4mA。差動アンプの無信号時ドレイン電流は2mA。最大ドレイン電流は4mAになる。ドレイン抵抗は3.6kΩなので、最大出力電圧は14.4Vになる。出力段をドライブするのに要する電圧は3.6Vなの



タカチの放熱器一体型アルミケース HY149-43-23 のスペースをフルに活かした高密度実装。中央に電源トランスと平滑コンデンサー、左に電源部と保護回路、右に D/A コンバーター、左右側板を兼ねた放熱器にパワー IVC を配置

で、4 倍の余裕がある。

可変抵抗 VR_1 は差動アンプのドレイン電流のバランスを変化させて、無信号時 DC 出力電圧 (オフセット電圧 V_0) を調整する。 VR_2 は定電流回路の出力電流を変えて、出力段のバイアス電圧を変え、アイドリング電流 I_0 を調整する。これらの動作は互いに独立しているの

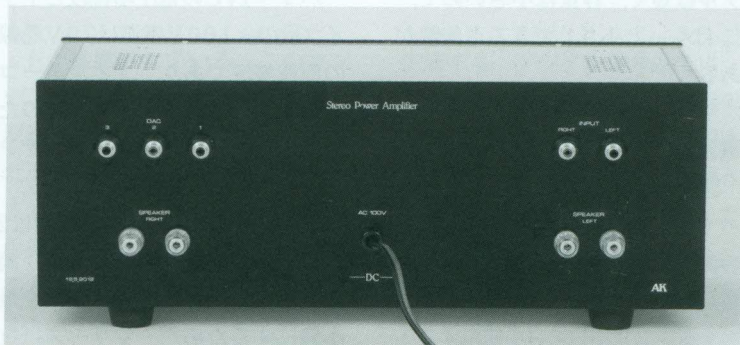
で、調整は簡潔にできる。入力信号は Tr_2 のゲートに注入する。このゲートには出力端子から帰還抵抗 R_F を通して帰還電流が流入する。入力信号電流と帰還電流の電流加算ポイントになっている。

信号源は D/A コンバーターの出力電流のほかに、外部の電流信号も受け取ることができる。電流加算ポイントは複数の電流を加算できる。

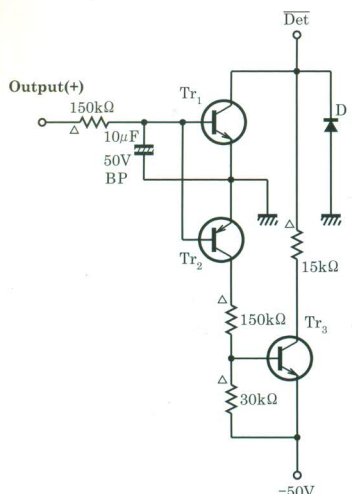
パワー IVC の電流対電圧変換率は R_F で決まる。本機では $R_F = 12k$



フロントパネル左に電源スイッチとパワーおよび保護回路の表示、右に D/A コンバーターの出力レベルコントロールと入力切り換えスイッチを配置



リアパネル下側には左右のパワー IVC の出力端子、左上に D/A コンバーターの入力端子 3 系統、右上はパワー IVC の入力端子で、D/A コンバーター出力と内部で接続されている。これは電流入力のためミクサー同様に信号をミックスでき、聴きたいソースの音量を上げればよい



Tr₁, Tr₃: 2SC2240, Tr₂: 2SA970
D: 1S1588

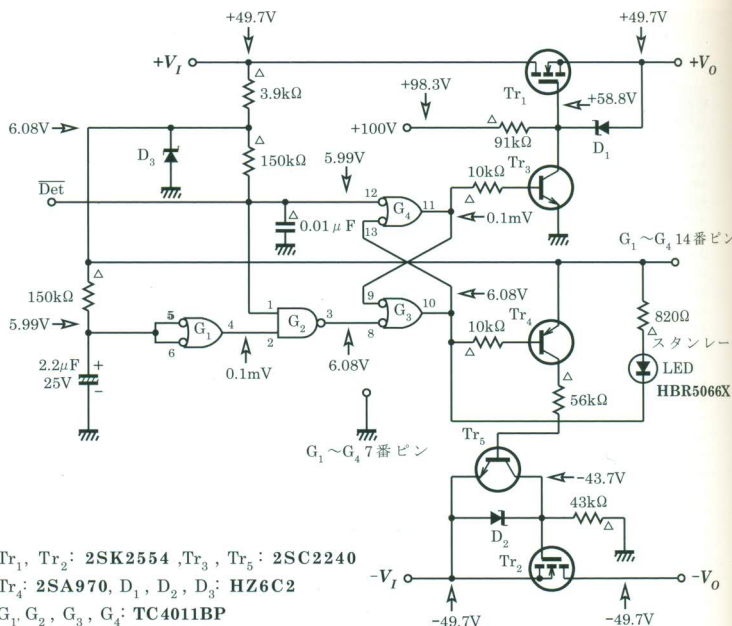
【図10】保護回路DC検出部

Ωに設定してあるが、この値を小さくすると変換率も小さくなる。

位相補正はTr₃とTr₄のドレイン間のステップ型位相補正620Ω、330pFとR_Fに平行接続したコンデンサーC_F=10pFである。C_Fは入力に信号ケーブルの容量が接続される場合に必要なコンデンサーだが、本機ではD/Aコンバーターが内蔵型でケーブルは単線、容量は小さい。プリアンプを接続するにしても、操作性の点で本機の近くに置くだろう。信号ケーブルは短く、容量は小さいので、C_Fはもっと小さくできる可能性がある。

電源部

図9は電源部である。本電源はパワーIVCとD/Aコンバーターの両方に給電する。パワーIVCにはテクニカルサンヨーのRコアトランスTS-180Bを使用する。TS-180シリーズは半導体アンプやハイブリッドアンプ用で、多数の2次巻線が出ているので、応用範



Tr₁, Tr₂: 2SK2554, Tr₃, Tr₅: 2SC2240
Tr₄: 2SA970, D₁, D₂, D₃: HZ6C2
G₁, G₂, G₃, G₄: TC4011BP

【図11】保護回路制御部

囲の広いパートランスだ。

本機のパワーIVCはオールFETアンプであり、真空管用ヒーター電源は必要ない。ヒーター用6.3V巻線4個を2個ずつ組み合わせて両波整流し、D/AコンバーターとパワーIVCの定電流回路に給電する。6.3V/1Aの巻線はD/Aコンバーターのアナログ部電源に、6.3V/2.4Aの巻線は+8VをD/Aコンバーターデジタル部電源、-8VをパワーIVCの初段定電流回路に使用する。

パワーIVCの電圧増幅段とドライブ段の+100V電源は70V巻線の両波整流であり、フィルターコンデンサーにはコンパクト化のために、680μF基板用縦型コンデンサーを3個平行接続にする。

出力段用±50V大電流電源は2個の36V巻線を組み合わせて、両波整流する。ダイオードの数を最小限にするためだ。シリーズ抵抗R_Xは電源オン時のラッシュカレントからダイオードを保護するための抵抗だ。フィルターコンデンサー

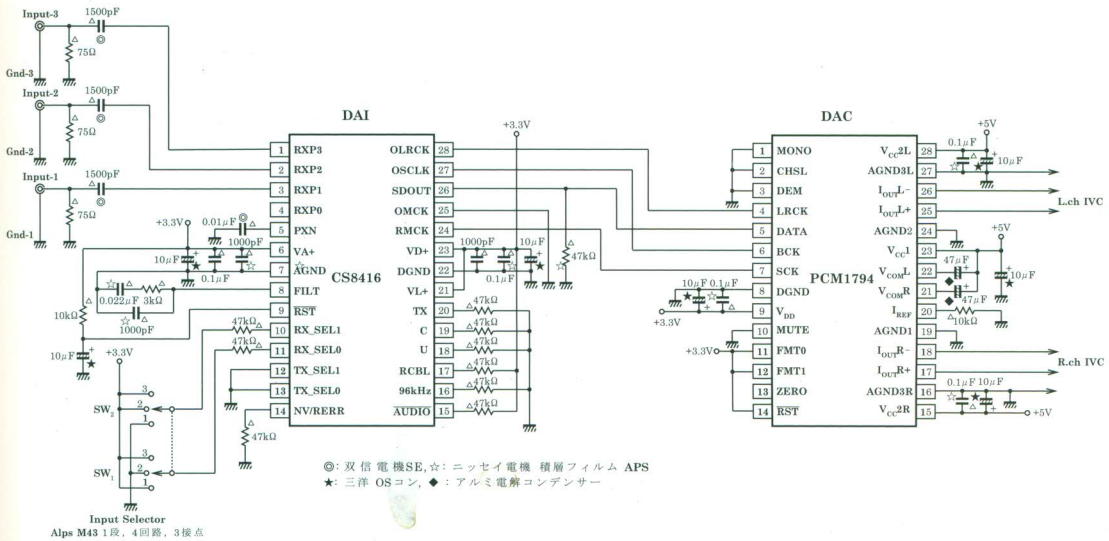
が56000μFと大容量なのでラッシュカレントもきわめて大きい。

保護回路

図10は保護回路DC検出部である。従来、DC検出部はL.ch, R.ch共通の基板に作り、L.ch, R.ch共通のTrやダイオードを共用した。本機ではパワーIVC基板の空きスペースにDC検出部を配置するので、L.ch, R.ch独立回路になる。

図11は保護回路制御部である。Tr₁, Tr₂が電源電圧をオン・オフするスイッチFET, Tr₃はTr₁を、Tr₄, Tr₅はTr₂をコントロールする。オン時には入力電圧±V_Iと出力電圧±V_Oがほぼ等しくなる。超低オン抵抗の2SK2554の働きた。

NANDゲートG₃, G₄が保護条件を記憶するラッチ回路で、G₂がラッチのトリガー回路、G₁が電源オン時のラッチリセット回路である。



【図12】 D/Aコンバーター-DAI, DAC

本機のD/Aコンバーター

今度はD/Aコンバーター部に移ろう。図12はD/AコンバーターのDAI（デジタルオーディオインターフェースレシーバー）とDAC（デジタルアナログコンバーター）である。これらはデジタル信号を扱うので、デジタル部といってもよい。

DAIの入力信号はS/P DIF信号で、入力は3系統のRCA同軸ピンジャックである。信号の選択はSW₁, SW₂で行う。これらはDAI IC内部のマルチプレクサーで行われる。信号経路にはスイッチが入らないので、信号選択にともなう情報欠落はない。

入力インピーダンスは信号ケーブルの特性インピーダンスに合わせて75Ωとする。信号ケーブルによっても音が変わるので、モガミ電線の2497を推薦する。2497は本来オーディオ信号の伝送用に開発されたケーブルだが、特性インピーダンスが75Ωなので、高速パルスや映像信号の伝送にも最適だ。

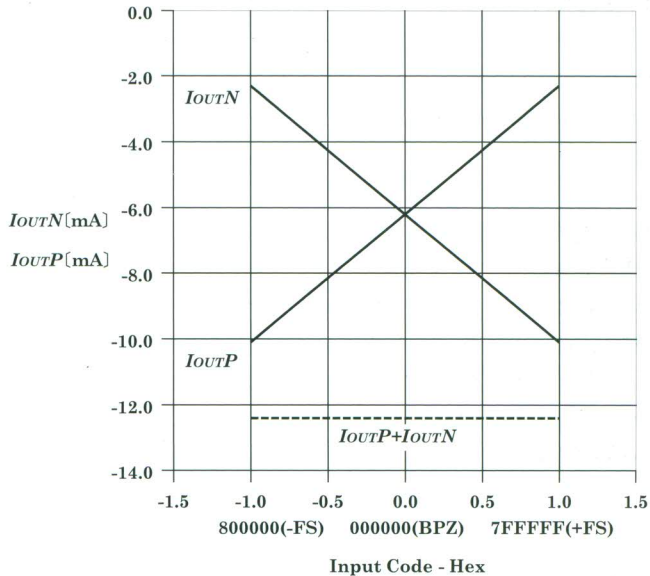
入力カップリングコンデンサーは、CS8416のデータシートに0.01

μFが推薦されている。このコンデンサーによっても音が変わり、双信電機のSEコンデンサーが最高だ。容量値は実験の結果、1000pFまで少なくとも問題ないので、手持ちのSEコンデンサーを利用するとよい。また容量値を揃えなくてもよい。

DAIはS/P DIF信号から、システムクロック、ビットクロック、LRクロック、そしてデータ信号を

生成する。デジタル信号系では、ジッターによる音質劣化が問題視されるが、CS8416内部のPLLによるジッターリカバリーの働きは効果的で、アナログ的な満足できる音質になっている。

DACはDAIから受け取った3種のクロックとデータから、S/P DIF信号のビット数に対応して量子化された2つの電流信号を出力する。これらの信号は図13の



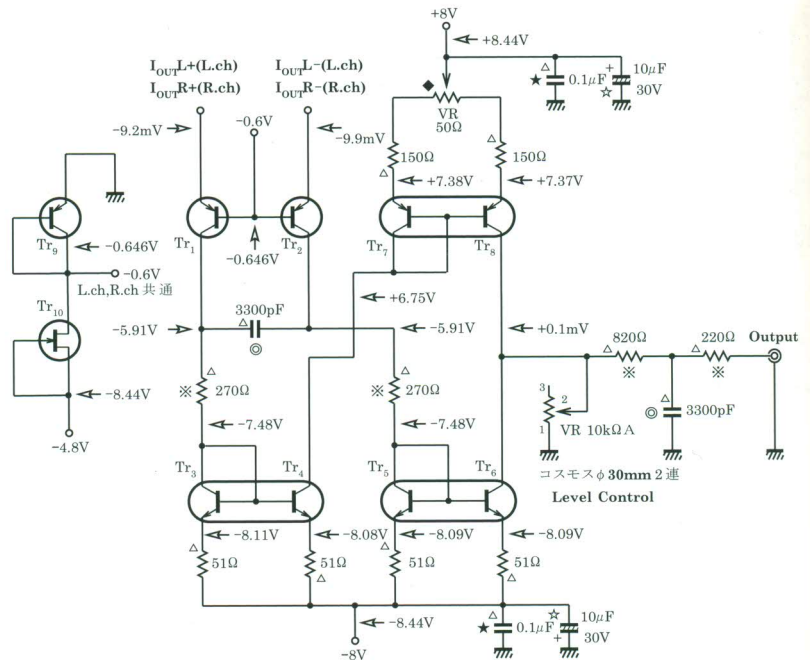
【図13】 PCM1794のデジタル入力コード対出力電流特性

PCM1794のデジタル入力コード対出力電流特性のように、無信号時(バイポーラーゼロ:BPZ)にはともに6.2mAで、信号時には互いに逆方向に等振幅で変化するコンプリメンタリー電流である。その最大値は10.1mA、最小値は2.3mAだ。

D/Aコンバーターのアナログ部

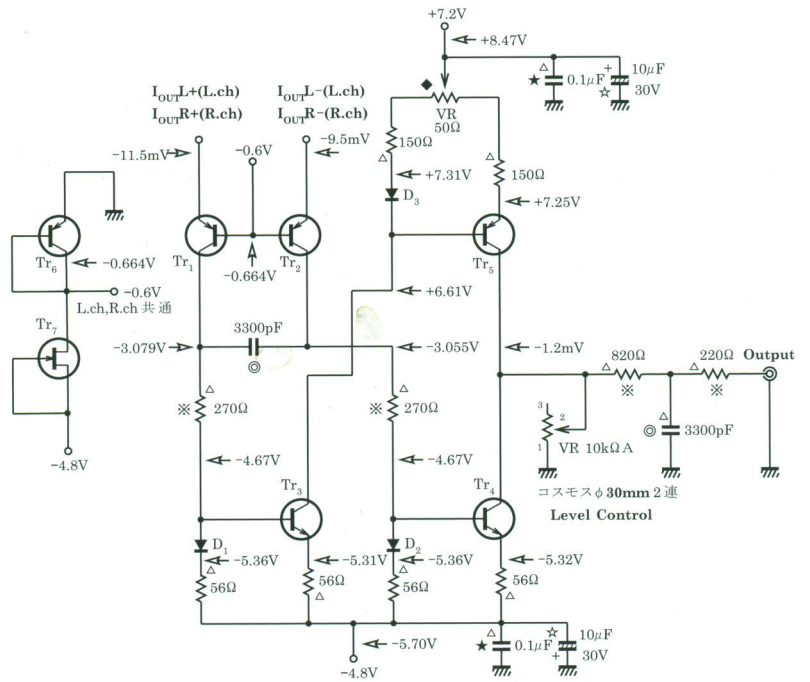
DACのコンプリメンタリー出力電流を、グラウンドを中心にするシングルエンド電流に変換するのがアナログ部の働きだ。アナログ部では量子化ノイズを除去するための、2次のアナログローパスフィルターと音量調整用の分流型アッテネーターの働きもする。

図14はDual Tr タイプ、図15はDiode Trタイプのアナログ部である。アナログ部はDAC出力電流を超低インピーダンス、0Vの受信点で受け取るためのベース接地アンプ(Tr₁, Tr₂)とコンプリメンタリー電流をプッシュプル合成してシングルエンド電流に変換するカレントミラーで構成され、これらはすべて純電流モードで動作する。カレントミラーがDual Trか、DiodeとTrの組み合わせかで2種類のタイプになる。Dual Trタイプは温度変化に対して安定度が高い。Dual Trが入手できない



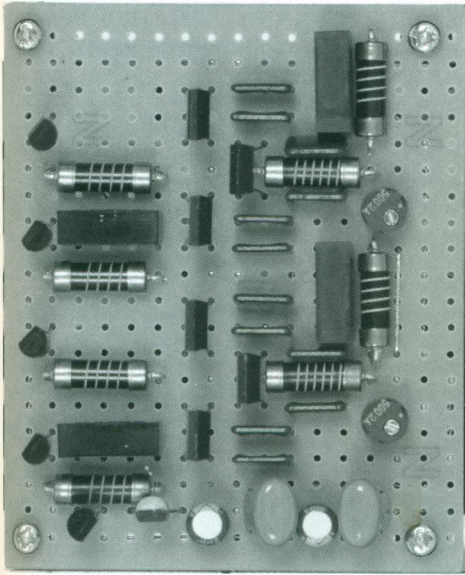
Tr₁, Tr₂, Tr₃: 2SA970, 2SA872A, 2SA726, Tr₃, Tr₄, Tr₅, Tr₆: 2SC2291, Tr₇, Tr₈: 2SA995, Tr₁₀: 2SK246BL
 ◎: 双信電機SE, ◆: コパルTM-7P, ★: ニッセイ電機 積層フィルムAPS
 ☆: サンヨーOSコン

[図14] D/Aコンバーターのアナログ部 (Dual Tr タイプ)

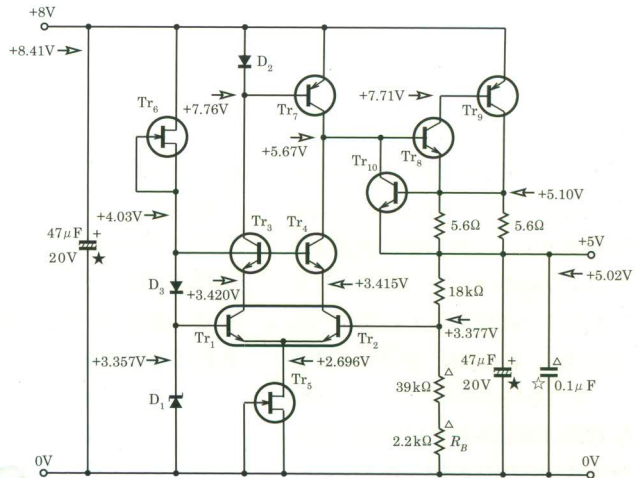


Tr₁, Tr₂, Tr₃, Tr₄: 2SA970, 2SA872A, 2SA726, Tr₃, Tr₄: 2SC2240, Tr₇: 2SK246BL, D₁, D₂, D₃: 1S1588
 Tr₃とD₁, Tr₄とD₂, Tr₅とD₃は熱結合
 ◎: 双信電機SE, ◆: コパルTM-7P, ★: ニッセイ電機 積層フィルムAPS
 ☆: サンヨーOSコン

[図15] D/Aコンバーターのアナログ部 (Diode Tr タイプ)



D/Aコンバーターのアナログ基板はこれまでと変化ない。写真はデュアルトランジスタタイプ



Tr₁, Tr₂: 2SC1583, 2SC2259, Tr₃, Tr₄: 2SK246BL, Tr₅, Tr₆: 2SK117BL
 Tr₇: 2SA970, Tr₈, Tr₁₀: 2SC2240, Tr₉: 2SA606(2SA607)
 D₁: HZ3C2, D₂, D₃: 1S1588
 ☆: ニッセイ電機 積層フィルム APS, ★: 三洋 OSコン

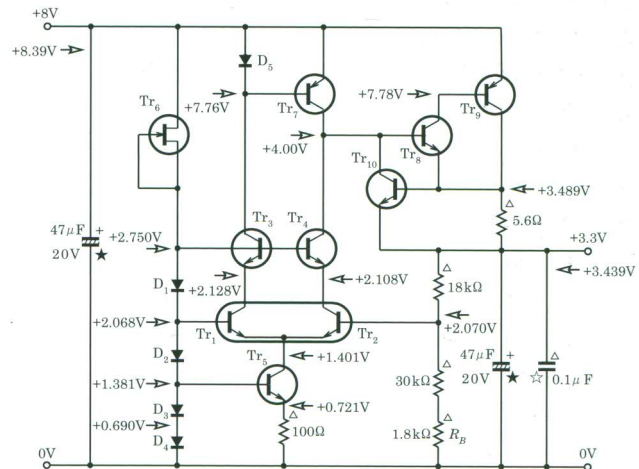
【図16】 +5Vレギュレーター

ときはDiode Trタイプになるが、これでも十分な安定度である。

アナログ部はAC6.3Vを整流・平滑しただけの、レギュレーターを通さないDC電源で動作する。純電流モード動作は電源電圧の変動に影響されにくいからである。

デジタル部の動作には高性能なレギュレーターが必要だ。超高域まで電源インピーダンスが低いだけでなく、デジタル部の動作にともなうスイッチングノイズを外に出さない働きも重要だ。図16は+5Vレギュレーター、図17は+3.3Vレギュレーターである。現時点ではこれらのレギュレーターが最良の音を約束する。

+5Vレギュレーターのカスコードアンプ (Tr₃, Tr₄) は+3.3Vレギュレーターと同様のTr式に変わった。また定電流FET (+5VレギュレーターのTr₅, Tr₆, +3.3VレギュレーターのTr₆) には2SK117BLのほかには2SK43を使ってもよい。2SK43にはI_{DSS}が5mA前後のものが多いので、本レギュレーターには好都合である。



Tr₁, Tr₂: 2SC1583, 2SC2259, Tr₃, Tr₄, Tr₅, Tr₈, Tr₁₀: 2SC2240
 Tr₆: 2SK117BL, Tr₇: 2SA970, Tr₉: 2SA606(2SA607)
 D₁, D₂, D₃, D₄, D₅: 1S1588
 ☆: ニッセイ電機 積層フィルム APS, ★: 三洋 OSコン

【図17】 +3.3Vレギュレーター

製作

本機ではフロントパネルとリアパネルの下部リブ間を強固なアルミアングルで連結し、その上にパワートランスと大容量ケミコンを固定する。さらに放熱器型サイドパネルにパワーIVCを配置、フロント、リアパネルの上部リブ間に渡したアングルのうち、左側のア

ングルには整流回路基板と保護回路基板を、右側のアングルにはD/Aコンバーター基板を配置する。これらのユニットは独立に配線・調整ができるので、パワーIVCにD/Aコンバーターを内蔵したにもかかわらず、結構製作しやすい構造だ。

初めにパワーIVCだけ製作し、後からD/Aコンバーターを追加し

でもよい。

半導体電極接続

図18は半導体電極接続である。

2SJ77/2SK214と**SCT2080KE**では、同じMOS-FETでもピン配列が異なる。**2SJ77/2SK214**はソースが放熱フィンに接続されているので、基板配置では他のパーツがフィンに接触しないようにする。**SCT2080KE**はドレインが放熱面に接続されているが、取り付け孔の周囲は絶縁されているので、放熱器に取り付けるときには、絶縁マイカだけ使用すればよい。**SCS106AG/SCS120AG**はカソードが放熱フィンに接続されているので、放熱板に取り付けるときは、絶縁マイカのほかに絶縁ワッシャーが必要だ。クワッドNANDゲート**4011BP**は、上から見て1番ピンから反時計回りにピンを数える。

2SK117BLの I_{DSS} 測定

パワーIVCの初段差動アンプ用FET (Tr_1 , Tr_2) **2SK117BL**は2個のFETの特性マッチングが良いほどドリフト(出力DC電圧の変動)が少なくなる。図19の測定回路で I_{DSS} (ゲート・ソース間電圧が0V時のドレイン電流)を測り、その差が0.1mA以内のFET

でペアを組んで差動アンプに使う。 V_{DS} は4.8~9Vで、バッテリーなどを利用する。

SCT2080KEの V_{GS} 測定

出力段はプッシュプル動作なので、出力段用FET **SCT2080KE**の特性が揃っているほど、歪みの少ない動作をする。図20の測定回路で、 I_D が300mAになるようにVRで V_{GS} を調整し、このときの V_{GS} を読み取る。 V_{DS} は4.8Vで300mA以上流せればよい。やはりバッテリーを利用するのが便利だろう。この条件ではドレイン損失が少ないので、**SCT2080KE**は放熱器に取り付けなくてもよい。測定後、 V_{GS} の小さい順に並べ、 V_{GS} の近いどうしでペアを組んで出力段に使用する。

熱結合

本機で必要な熱結合はドリフトに影響する初段差動アンプ (Tr_1 , Tr_2) と2段目カレントアンプ (Tr_6 , Tr_7)、アイドル電流(無信号時出力段電流) I_0 に影響する温度補償用Thと出力FET (Tr_{10}) である(図21)。 Tr_1 と Tr_2 、 Tr_6 と Tr_7 の熱結合はFETの平らな面を速硬化性接着剤アラルダイトラピッドで接着する。接着剤が硬化し始めるタイミングで位置の微調

整をする。Thと Tr_{10} の熱結合は Tr_{10} を出力段基板に配線し、放熱器に取り付け時に行うので、後ほど基板の製作で詳しく説明する。

パワーIVCドライブ段基板

本機ではDAI、DAC基板以外はすべてサンハヤトのユニバーサル基板AT-1Sを所定のサイズにカットして使用する。基板のカットには、金属加工用の直角定規と金属板折り曲げ機が便利だ。基板の両面からカッターで20回ほどカットラインを入れ、折り曲げ機でカット箇所から折るときれいにカットできる。カット面は平ヤスリで仕上げ、コーナーを軽く丸めておく。

図22はパワーIVCドライブ段基板である。この基板上に出力段以外のすべてのパーツを載せる。また空きスペースを利用して保護回路DC検出部を載せる。

まず基板をカットし、次に取り付け孔をあける。縦方向の孔の間隔が放熱器への取り付け位置の関係で、通常の76mmではなく、73mmなので、最外部のランドの孔位置から1.5mm内側に寄せてφ3.5mmの取り付け孔をあける。

パーツの配置は入力から出力に向けて、FET、 Tr 、抵抗、コンデンサーの順に配置する。基板面からの高さを揃えるには、SEコンデ

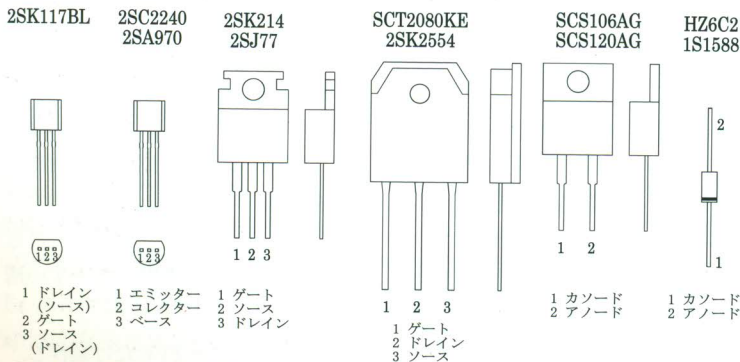
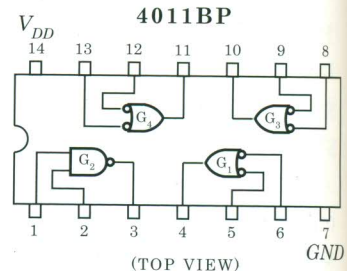


図18] 半導体の電極接続(a)



(b)

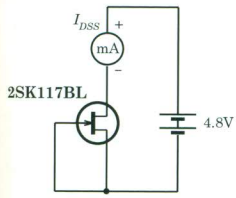


図19] 2SK117BLの測定

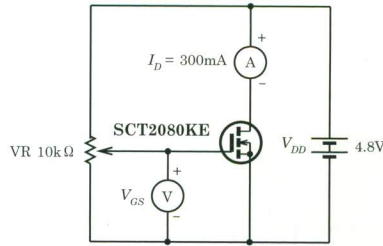


図20] SCT2080KEの測定

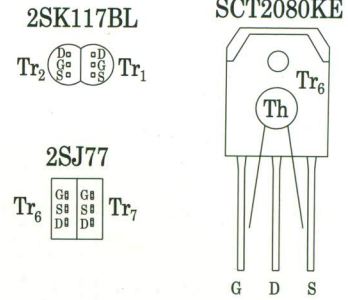


図21] 熱結合

センサーなどの四角のものをスペーサーにして配置すればよい。

熱結合済みのFETは、配線位置に合わせてリード線の形を整えてから基板に差し込み、ハンダ付けする。VR₁、VR₂はケース組み立て後に、ケースの上側から調整しやすいように、調整ネジができるだけ上方向になるように、斜めに傾けて配線する。

Tr₆、Tr₇も配線位置に合わせてリード線を折り曲げてから配線する。初めにリード線間隔を基板のピッチに合わせて広げ、次にドレインはそのまま、ゲートとソースを曲げるとよい。

Tr₈、Tr₉には小型の放熱器を取り付け、基板ピッチに合わせて広げたリード線のうち、ソースだけ内側に曲げてから配線する。この配線でリード線が一直線にならず、三角形になるので、配線後にFETが曲がりにくくなる。

図22の破線で囲んだ部分が保護回路DC検出部である。空きスペースを利用した配置なので、従来のDC検出基板とは配置が多少異なる。基板表側の配線が済んだら、基板の四隅に20mmサポートを固定し裏配線に移る。裏配線は電流値に応じて、7本より線と19本より線を使い分ける。7本より線はモガミ電線2497の素線φ0.18mmの7本より、19本より線はダイエイ電線20芯コードから1本除いた19本をより合わせる。

裏配線で特に注意しなければならないのは、裏基板図の左下、-50Vラインと0Vラインが接近している箇所、これらがショート配線にならないように、また基板取り付けネジには15mmメタルサポートを使うので、基板ネジ留め時にサポートと0Vラインが接触しないように注意する。

図中の①と②間の配線はDC検出回路のチェック後に配線するので、今は配線しない。位相補正コンデンサは基板裏に配線する。

裏配線が済んだら何回もチェックする。外部配線の後では、配線ミスの修正がやや難しくなるからだ。調整に備えてV₀調整用VR₁はセンターに、I₀調整用VR₂は左いっぱいセットしておく。

図23はパワーIVC出力段基板である。本機では出力段基板をTr₁₀用とTr₁₁用に分離した。ドレイン損失の大きいFETを分散配置するためだ。したがって基板取り付け孔が1個だけ必要になる。

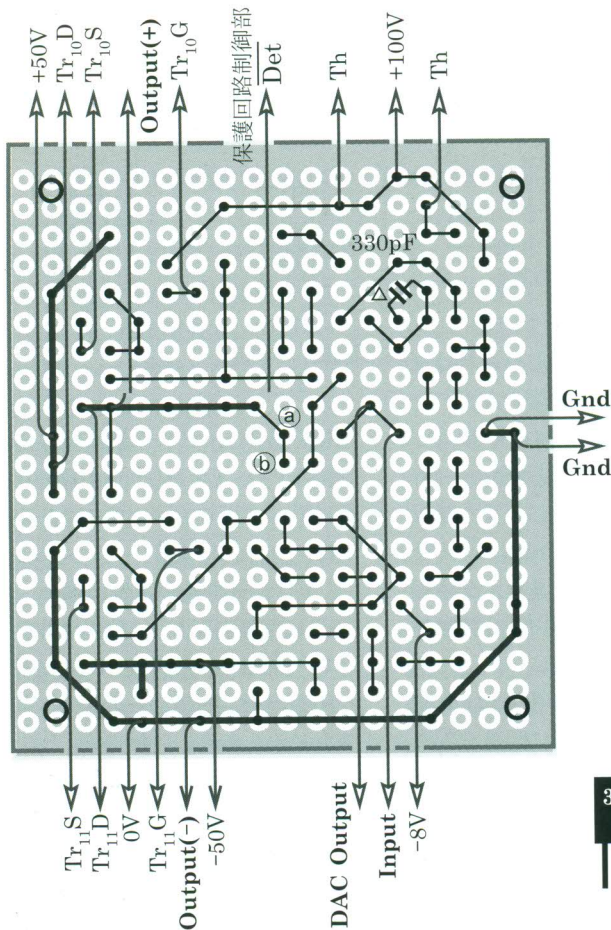
配線と熱結合の手順は次の通り。放熱器に基板取り付け用のφ3mm、15mmメタルサポート（オス・メスタイプ）を固定し、絶縁マイカにシリコングリースを塗って、放熱器のFET取り付け面に貼り付ける。FETのリード線間隔を基板ピッチに合わせて広げてから90°緩やかに曲げる。基板にゲートのシリーズ抵抗を配線してからFETのリード線を通し、FETと

基板をφ3mmピスで放熱器にネジ留めする。FETのリード線を基板に沿って折り曲げ、2つのランドにハンダ付けする。

Thのリード線を基板に通し、FETに密着するように位置調整をして、基板にハンダ付けする。ThとFETの隙間を埋めるように、アラライトを流し込む。

図24は保護回路制御基板である。前回まではスイッチングFET（Tr₁、Tr₂）を放熱板に固定した。これらのFETはオン抵抗がきわめて低い大電流型FETなので、オン時のドレイン損失が少なく、放熱板の必要がないことがわかった。本機では基板に配置したままである。基板サイズは他の基板の横幅と統一してある。共通のアンクルに固定するためだ。

図25はD/AコンバーターDA1、DAC基板である。リード線間隔が0.64mmのCS8416とPCM1794をサンハヤトのピッチ変換基板SSP-61に配線。これらをユニバーサル基板ICB-96に載せ、ピッチを2.54mmに変換して配線する。従来は基板にあいている取り付け孔を1個だけ利用し、この孔を基準にして他の取り付け孔をあけたが、本機では既存の孔を利用せず、新たに4個の取り付け孔をあける。このほうが基板のパターンをより有効に利用でき

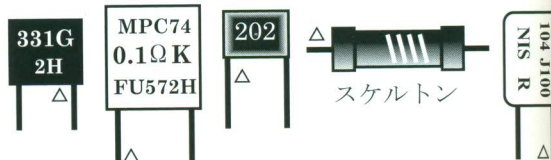
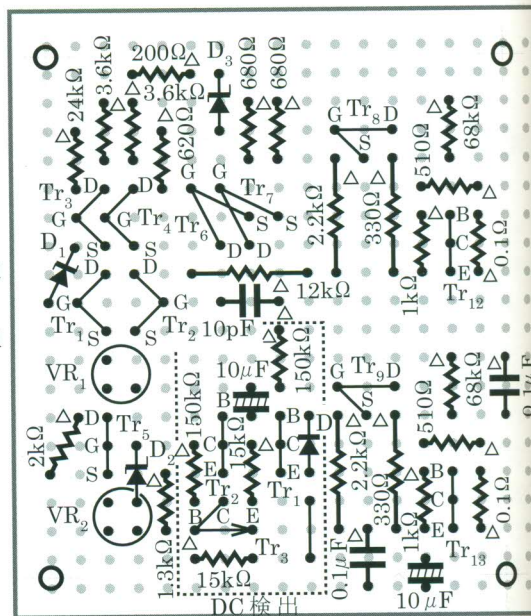


【図22】 パワーIVCドライブ段基板

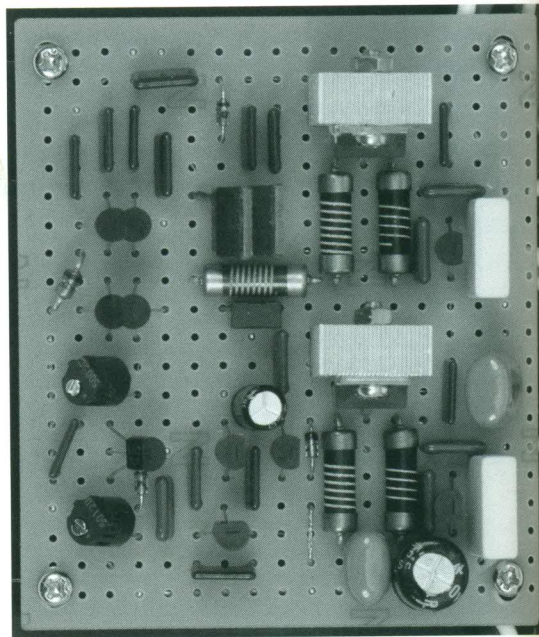
る。カット位置はランドの数を数えて決めるとよい。配線方法については2012年7月号に詳しく解説してあるので、それを参照してほしい。

図26はD/Aコンバーターアナログ部 (Dual Trタイプ) 基板である。7月号の図22アナログ部基板図ではTr₃~Tr₈のベース・エミッター間の矢印が逆向きになっていたので、図26では訂正してある。図27はD/Aコンバーター (Diode Trタイプ) である。Dual Trが入手できないときは、このタイプで製作する。

図28は+5Vレギュレーター基板、図29は+3.3Vレギュレー



- 2497 素線0.18mm φ7本より
- 2497 素線0.18mm φ19本より



パワーIVC基板の増幅素子は、すべてFETで構成。入手困難なバイポーラトランジスターを使用しないため、製作が容易

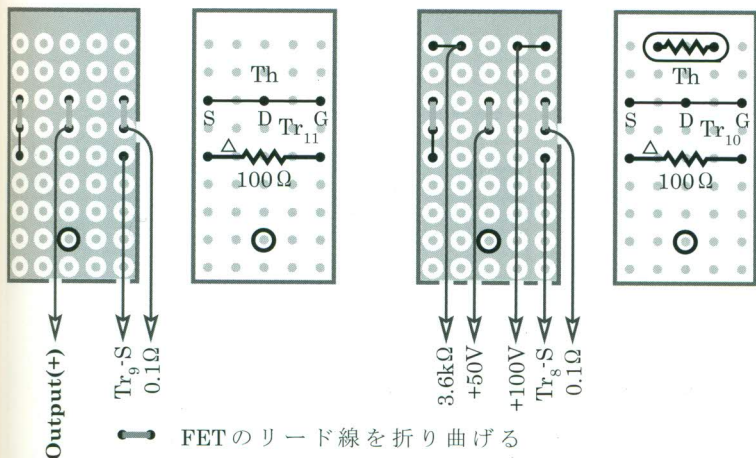


図23] パワーIVC出力段基板

ター基板である。+5VレギュレーターではカスコードFET (Tr₃, Tr₄) が+3.3Vレギュレーターと同様Tr2SC2240に変えた。

図30は±50Vダイオード基板である。ダイオードSCS120AGのリード線は基板のピッチに合わせて間隔を広げてから、根元から緩やかに曲げる。シリコングリースを絶縁マイカとダイオードの放熱面に塗り、リード線をランドに通した状態で固定板にネジ留め

し、基板が固定板と平行になるように調整して、ランドにハンダ付けする。配線は19本より線で、R_X (0.33Ω) は基板裏に配線する。

図31は+100V整流基板である。基板上にケミコン680μFを3個とダイオードSCS106AGを2個配置する。ケミコンは爪端子型なので、ランド位置に合わせて端子を曲げてから、ランドに挿入する。ダイオードのリード線はカットせず、長いまま配線する。リー

ド線にも放熱効果があるからだ。

図32は±8V 2回路用の整流基板である。2組の±8V両波整流回路 (SCS106AG×4, 4700μF×2) を基板の左右に配置する。左側整流回路はパワーIVC (-8V) とDAI, DAC (+8V) に、右側整流回路はD/Aコンバーターのアナログ部に給電する。

ケース加工

本機のケースにはタカチ電機工業のヒートシンク式アルミサッシケース中、最も大型のHY149-43-23BX (430W×149H×231Dmm) を使用する。総合カタログにはBBタイプ (ヒートシンク側板, パネル, 天, 底板のすべてがブラック) とSSタイプ (すべてシルバー) しかないが、特注の天底板がシルバーで他がブラックのタイプを使用した。他のDCアンプのデザインと合わせるためだ。これは好みで選択してよい。

このケースは側板がヒートシンクになっているので、外付けヒートシンク用のケース加工は必要な

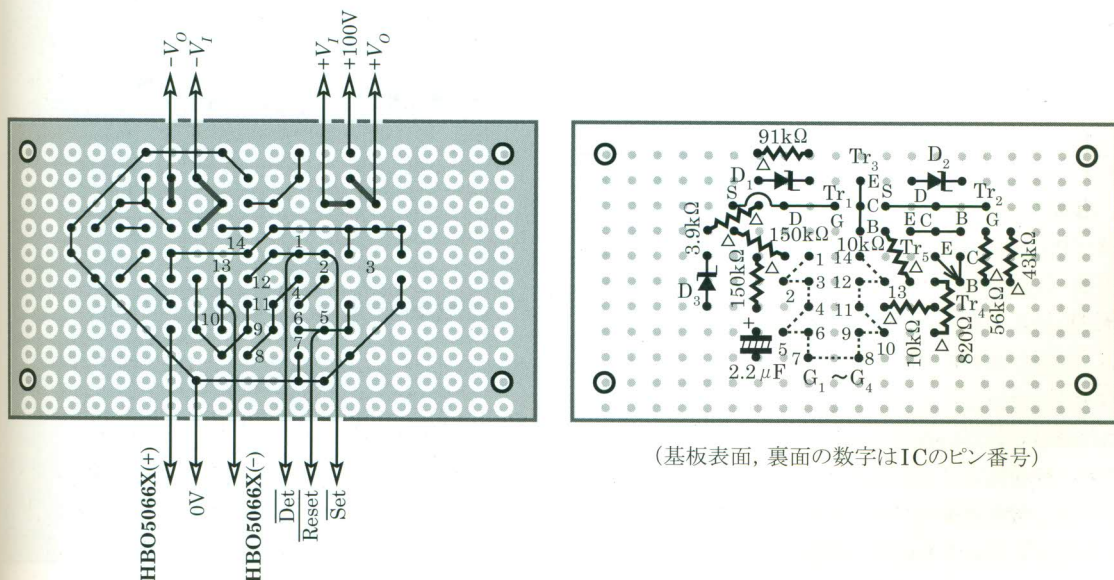
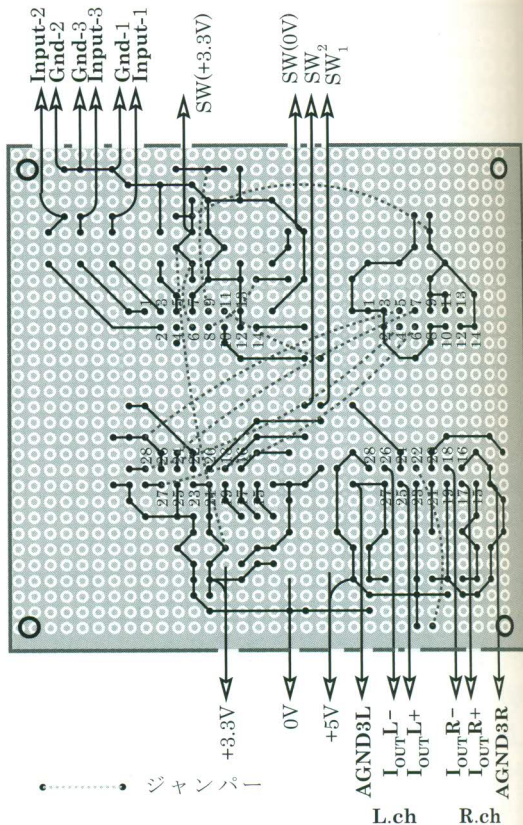
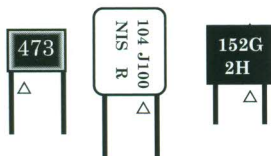
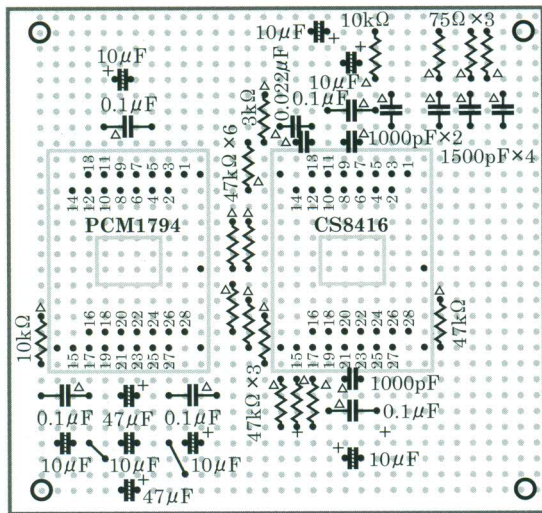


図24] 保護回路制御部基板

(基板表面, 裏面の数字はICのピン番号)

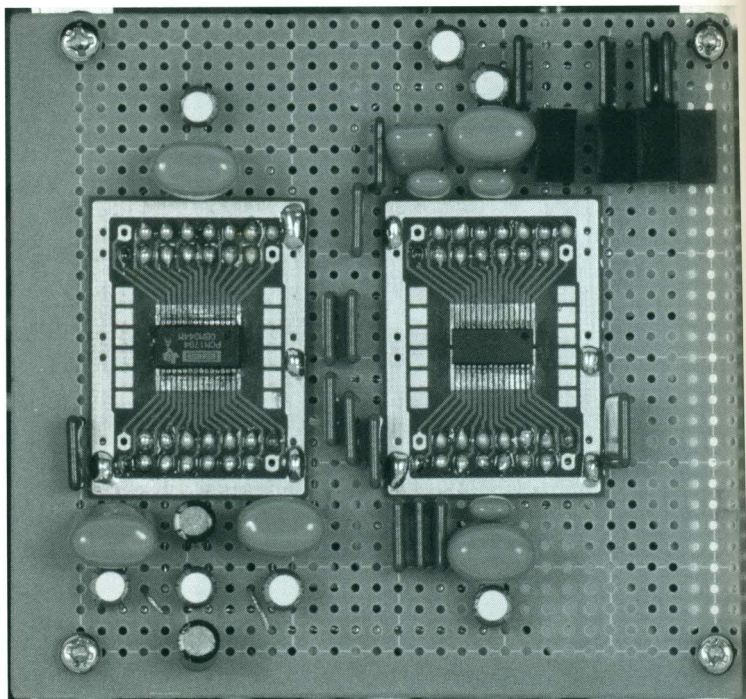


【図25】 D/Aコンバーター DAI, DAC基板

く、側板がそのまま放熱器として使用できる合理的な構造である。ただし放熱フィンの間隔が狭く、φ3mmのビスの頭が入らないので、放熱器の内側からφ3mmのタップを切ってパーツを固定することになる。しかもタップ位置はフィンの谷間に限られる。

側板は4個のφ3mmビスでフロント・リアパネルにネジ留めするが、天・底板を外した状態ではなければネジを回すことはできない。配線や調整に側板を外す必要がある場合には、天・底板を外さなければならないので、天・底板にパーツを固定することはできない。まして重量級のパワートランスを底板に固定するのは、補強でもしない限り、強度上無理になる。

これらの問題をすべて解決する



D/Aコンバーター回路は従来のものから変更ないが、入力のSEコンデンサーを小さくしたため、部品配置を一部変更した

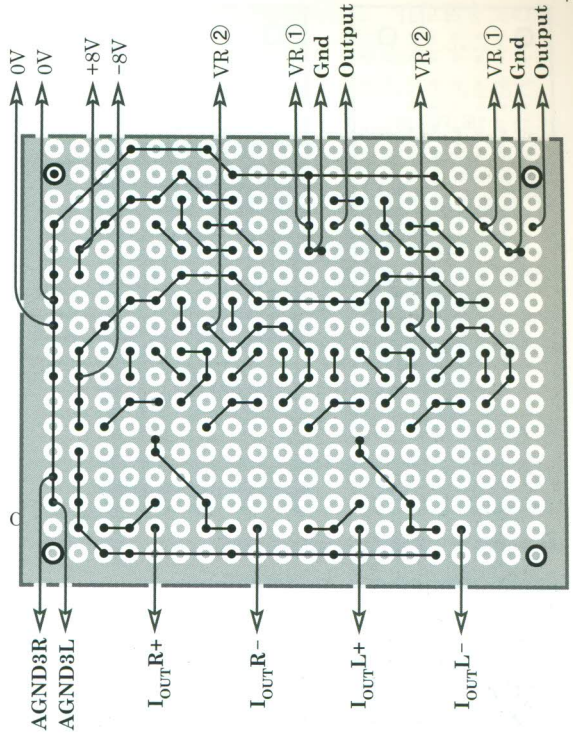
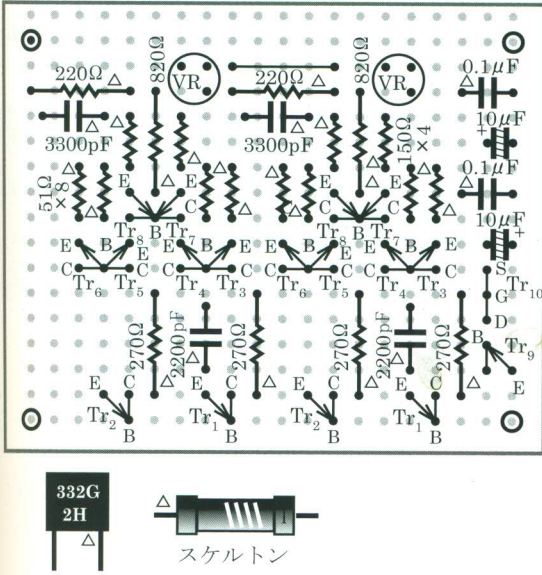


図26] D/Aコンバーターアナログ部(Dual Trタイプ) 基板

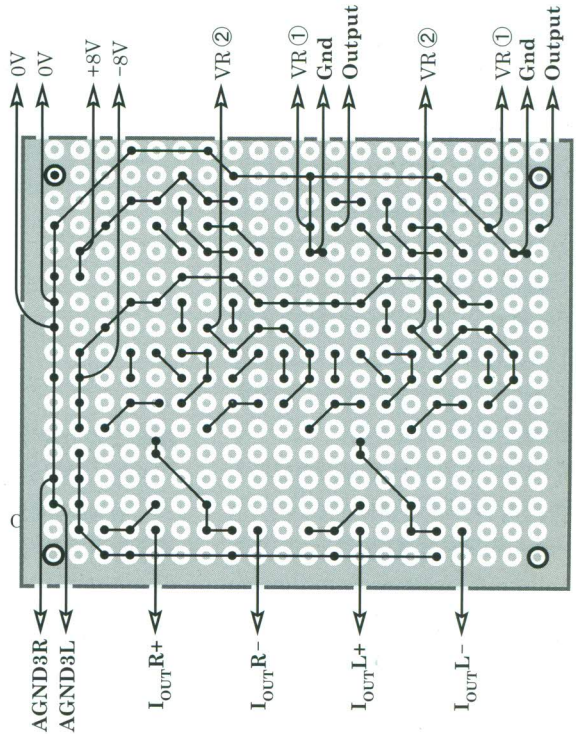
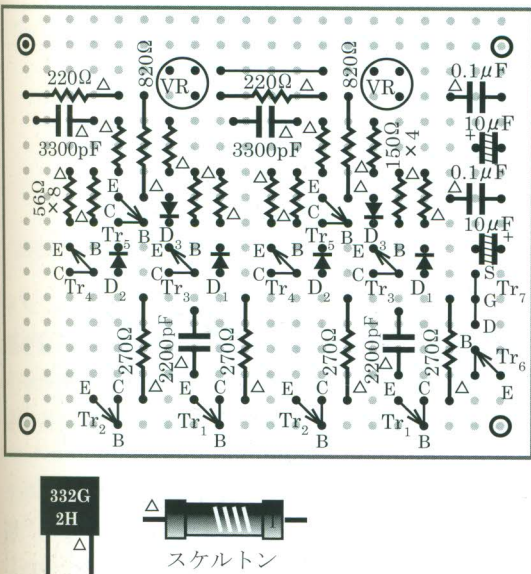
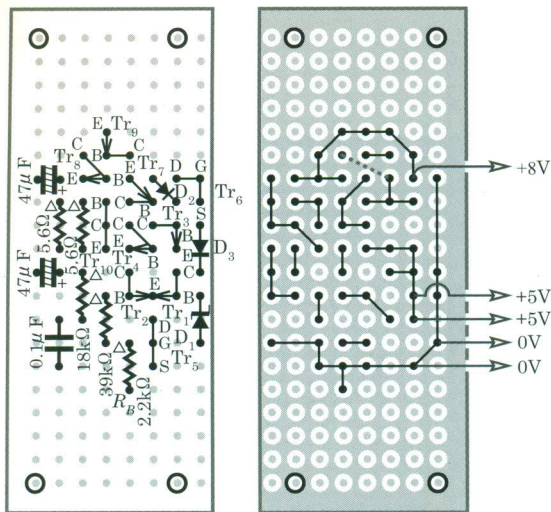
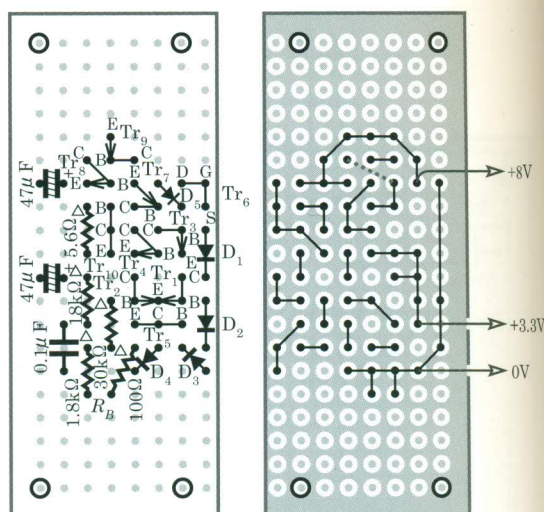


図27] D/Aコンバーターアナログ部(Diode Trタイプ) 基板



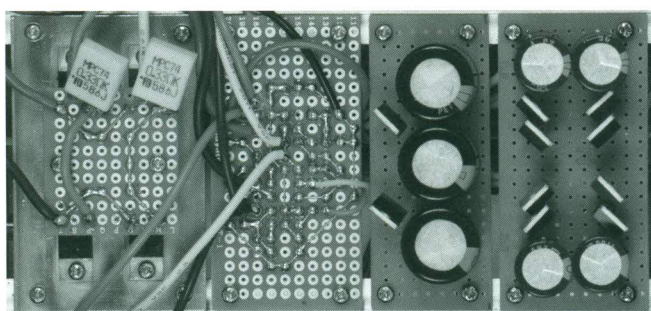
.....ジャンパー

【図28】 +5Vレギュレーター基板



.....ジャンパー

【図29】 +3.3Vレギュレーター基板



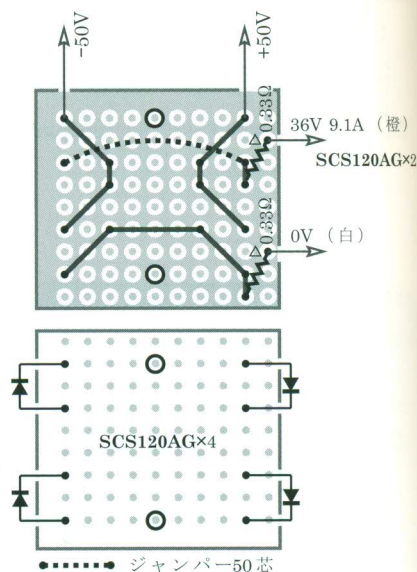
左から、出力段用±50V整流基板、保護回路制御基板、+100V整流平滑基板、±8V×2整流平滑基板

のが、強固なアングルでフロント・リアパネル間を連結し、その上にパワートランスを載せる方法だ。これなら側板を自由に外せるので、側板にパワー IVC 基板を配置し、パワー IVC をコンパクトにまとめることができ、配線も調整も非常にやりやすくなる。

パワートランス両側の空間は十分に広いので、整流回路や D/A コンバーターを配置できる。それには 10mm L 型アングルをフロント・リアパネル間に渡して、この上に基板を配置する。基板配線時には側板を手前にしてケースを置き、側板を倒せば、周囲に障害物がない状態になるので、基板の裏

配線がやりやすい。

精度の高い加工には道具が大事だ。罫描き針はペンシル型が使いやすい。針がボールペンのようなノック式で、針交換できるタイプが便利だ。金属加工用の直角定規、金定規、ポンチ、ノギスは必需品だ。罫描き線を入れるときは、できるだけノギスを使い、寸法の基準線をはっきり決めておく。たとえば

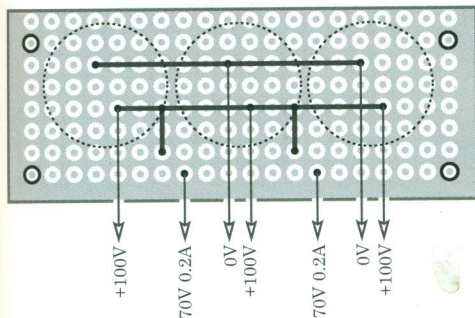
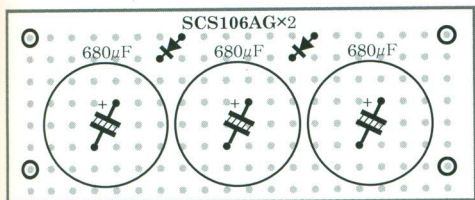


【図30】 ±50Vダイオード基板

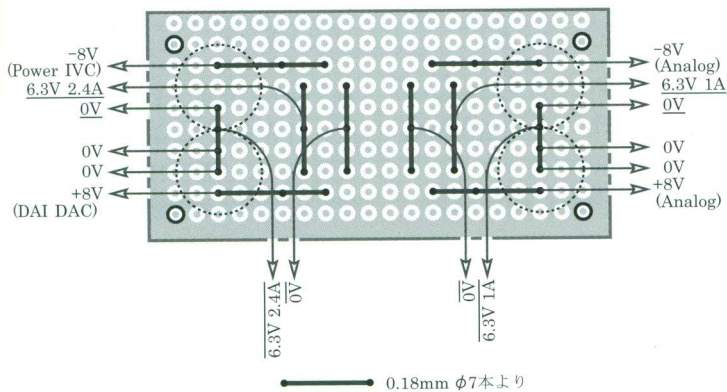
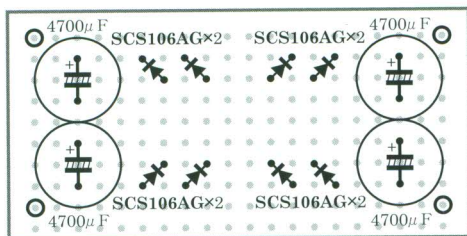
フロント・リアパネルのアングル固定孔位置はパネル外側の縁を基準にする。ノギスに目標をセットすれば、同じ寸法を何か所にも罫描くことができる。

孔あけ加工はどんな大きなサイズの孔でも φ3mm から始め、順に大きなサイズのドリルに交換して、最終的に目標の孔をあける。

図33はフロントパネル、図34



【図31】 +100V整流基板



【図32】 ±8V×2整流基板

はリアパネルである。平面に多数の孔をあける場合は、図面をCADで描いてプリントし、パネルに貼り付けて、孔位置にポンチを打つ方法が最も正確で迅速だ。特にマルチアンプなどで多数のケース加工が必要なときは、この方法に限る。CADが使えないときは、方眼紙に手書きで図面を書くしかない

が、孔数が多いときは、パネルに直接罫描くより効率的だ。

孔加工では入念にバリ取りをしたほうがよい。バリが残っているとパーツの固定が不完全になる。バリの取れ具合は指で触れて判断する。

パネルの下部フランジにはトランスアングル固定用のφ4mm皿

孔を4個あける。孔位置を決めるには、ノギスに寸法をセットし、パネルの外側からノギスを当て、反対側から金定規をノギスに当て、ノギスを外して金定規に沿って罫描くとよい。罫描き線は1回で決め、何度も罫描くようなことはしない。罫描き線の入れ方は工夫しだい、精度を高めることができる。ポンチを打つときもできるだけ1回で決める。

皿孔の深さは1個目を慎重に決めて、後はボール盤にストッパーをかければ、同じ深さの孔が多数あけられる。上部フランジには基板固定アングル用のφ3mm皿孔をあける。

図35は天板、図36は底板である。天板、底板には放熱孔をあける。底板にはパワートランス取り付けビスの頭がぶつかるので、これを逃げる孔(φ12mm)をあける。

図37はサイドパネルである。タップ位置を決める罫描き線が放熱フィンの谷間のセンターに来ることを確認してからセンターポンチを打つ。φ3mmのタップを切るには、φ2.4mmの下孔を明け、タップと下孔には潤滑油を噴霧してから行う。

図38はパワートランス固定アングルである。フランジへの取り付け孔は現物合わせであける。下部フランジにはあらかじめトランス固定アングルの位置を罫描いておく。パネルと側板をいったん組み立て、トランス固定アングルを両面テープでフランジに貼り付ける。パワートランスをアングルに載せ、うまく収まることを確認し、トランス取り付け孔を黒マジックインクでマークしておく。

天板を固定した状態で、パネル下部フランジからトランス固定

アングルに向けてφ4mmの通し孔をあける。ドリルが貫通するほどには両面テープの粘着力が持たないので、孔のセンター位置が明確にわかる程度の孔が掘れればよい。パネルからアングルを外し、アングルにφ4mm孔をあけ、バリ取りをする。

トランス固定孔位置を罫描き、φ3mm孔をあけ、マーク位置のセンターにあいていることを確認してから、目標径の孔をあける。左側アングルの横側には、放電抵抗(56Ω5W)やLEDシリーズ抵抗(24kΩ)を配置するためのラグ端子を固定するφ3mm孔をあける。

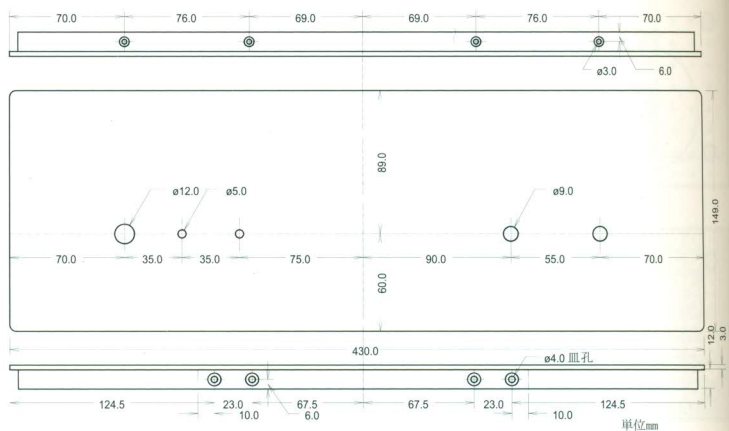
図39はD/Aコンバーター基板固定アングル、図40は整流基板固定アングルである。これらのアングルは1個だけ正確に孔あけをして、もう1個と両面テープで貼り合わせ、φ3mm通し孔をあける。

図41はケミコン固定アングルである。本機には、56000μF/71Vが2個ペアで取り付け金具が付いている。エルナーのゴールドマークを使ったが、ほかのコンデンサーを使うときは孔位置が異なるので、それに合わせて孔位置を決める。容量は22000μF以上、耐圧は63V以上であればよい。

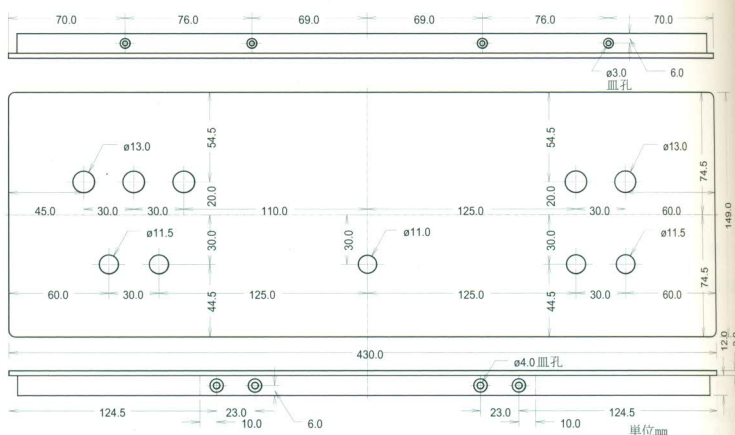
図42は±50V整流回路固定板である。強度確保のため、板ではなくL型アングルを使う。ダイオード取り付け孔は絶縁ワッシャーの径に応じて決める。

電源部の配線とチェック

電源部の配線はトランスとケミコンを固定し、基板アングルを外した状態で行う。最初はトランス1次側配線から始める。AC100Vコードはダイエー電線50芯赤黒平行コードで、ACプラグにはビス



【図33】 フロントパネル



【図34】 リアパネル

を使わず、直にハンダ付けする。平行コードの黒を0Vラインにして、トランス1次巻線0V(白)とより合わせてハンダ付けしてから、ラグ端子にハンダ付けする。平行コードの赤を電源スイッチに配線し、トランスの1次巻線100V(黄)をスイッチに配線する。

次は2次巻線の配線だが、誘導ハムを除くため、各巻線を2本より合わせて配線する。+50Vケミコンの-端子と-50Vケミコンの+端子は0V端子になるので、これらの端子間をφ0.18mm37本より線(50芯コードから13本除いてより合わせる)で配線する。2組の36V9.1A巻線のうち、一方は0V

(白)、他方は36V(橙)を0Vラインに配線する。0Vライン(37本より線)にはほかの電源の0Vラインを接続する。

整流基板固定アングルに15mmサポートを固定する。+100V整流基板だけ、背の高いコンデンサーが天板に当たらないように、10mmサポートを固定する。このアングルを50mmメタルサポート(メス・メスタイプ)でパネルのフランジに固定する。

±50Vダイオード基板のDC出力側と±50Vケミコン間を50芯で配線する。AC入力点(R_X)に36V巻線の残りを接続する。放電抵抗をラグ端子に配線し、±50V

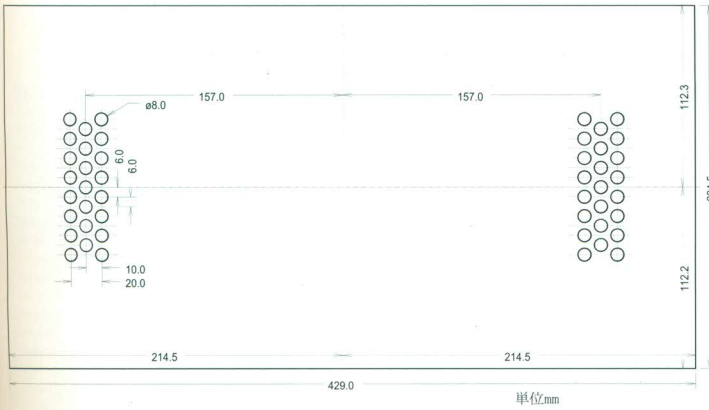


図35] 天板

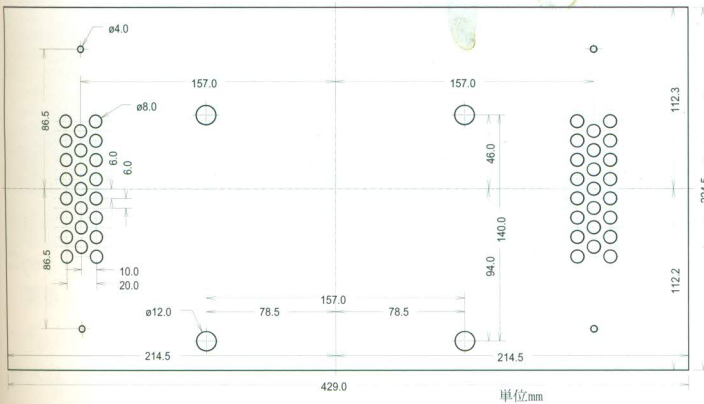


図36] 底板

ケミコンの端子，電源スイッチに接続する。LEDの配線も行う。この配線は音に影響しないので，LEDのリード線に負担がかからないように，細めのコードを使う。

この時点で整流回路のチェックをする。未配線の2次巻線が剥き出しになってないことを確認して

から，電源スイッチをオン，整流出力電圧をケミコンの端子でチェックする。

残りの2次巻線を，+100V整流基板，±8V整流基板に配線する。

これらの基板は垂直に立てた状態で配線する。未使用の113V(赤)巻線は先端をビニールテープで絶縁し，インシュロックタイでまとめてトランス下部に收容する。各整流基板の0Vポイントから0Vラインとして20芯(黒)を引き出し，±50Vケミコンの0Vラインに接続する。

電源スイッチをオン，各整流出力電圧をチェックする。チェック後，+100V電源は抵抗(56Ω/5W)で放電しておく。

保護回路制御基板に $+V_I$ (+50V)， $-V_I$ (-50V)，+100V，0Vを接続する。 $+V_O$ ， $-V_O$ から各チャンネル用に30芯コード2本，Detから20芯コードを2本引き出し，ドライブ段基板を固定したサイドパネルをケースの両端に水平に置いた状態で，基板の所定の箇所に届く長さのカットする。

保護回路の動作チェックを行う。電源スイッチをオンにすると，パワーオンリセットの働きで， $+V_I$ ， $-V_I$ にはそれぞれ $+V_O$ ， $-V_O$ にほぼ等しい電圧を出す。Detラインを一瞬0Vラインにタッチすると，LEDが点灯， $+V_O$ ， $-V_O$ が0V付近にシャットダウンする。

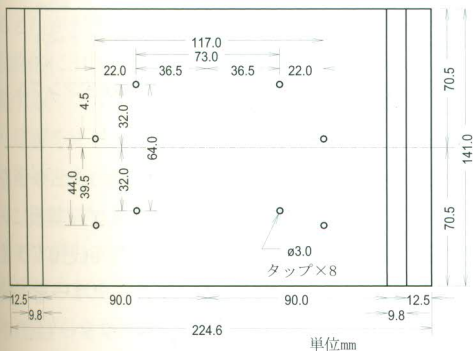


図37] サイドパネル

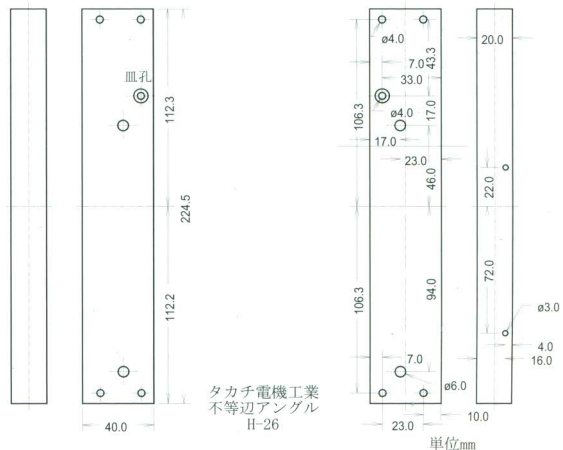
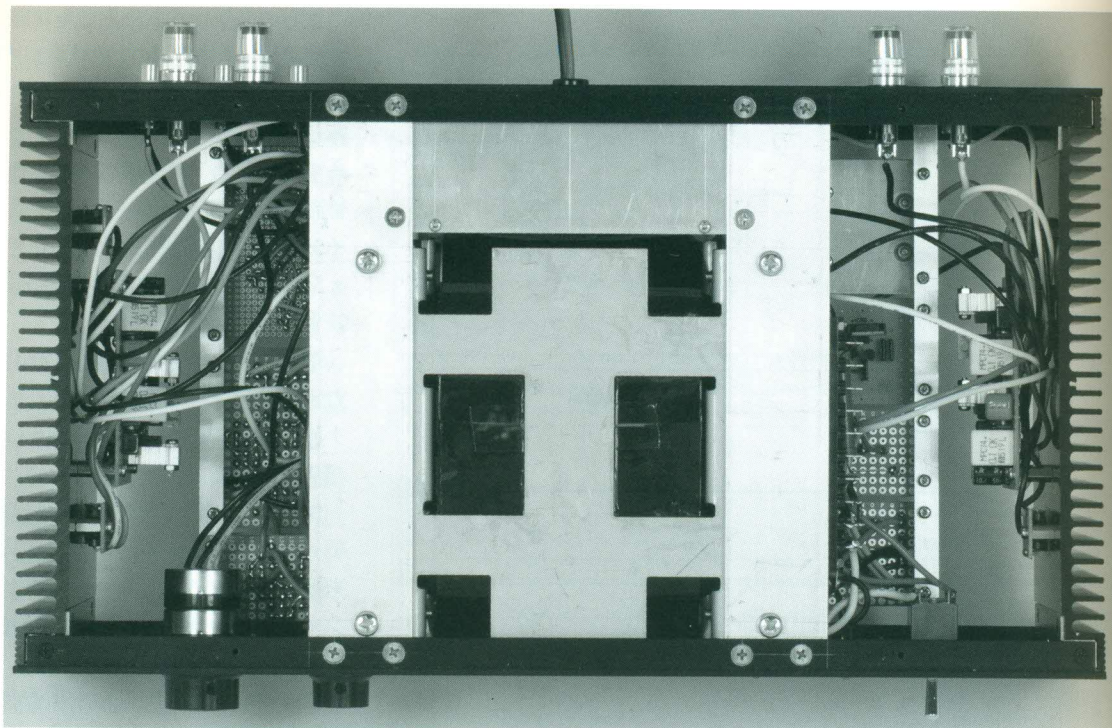


図38] トランス固定アングル



重量のある電源トランスを支え、かつ底板を取り外すことのできる構造として、前後パネルにアルミアングルを渡している。パワー-IVC基板は放熱器に取り付けた

電源をオフし、少々待ってから再度電源をオンにする。+ V_0 、- V_0 が正規の電圧に復帰していればよい。以上で電源部の配線とチェックが終了する。

パワー-IVCの配線と調整

ケミコン間の0Vラインから、各チャンネル用に2本の0Vラインを30芯コードで引き出し、基板に届く長さにかつする。同様に+100Vライン、-8Vラインを20芯コードで引き出しカットする。スピーカー端子からOutput (+)、Output (-)を30芯コードで引き出す。左側の2個のピンジャックから20芯コードでInput、Gndラインを引き出す。

パワー-IVCのL.chを配線するときはケースのL.ch側を手前にして置き、サイドパネルを正規の位置から下端を中心に90°回転して水平に置く。パワー-IVCドライブ

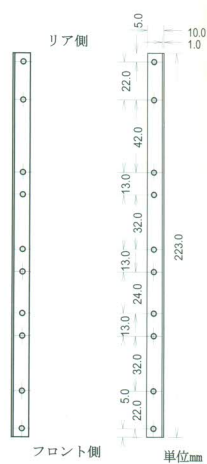


タカチ電機工業 等辺アングルCL-1

[図39] D/Aコンバーター基板固定アングル

段基板を正規の位置から出力側の辺を中心に90°回転して垂直にした状態でコードを基板に配線する。

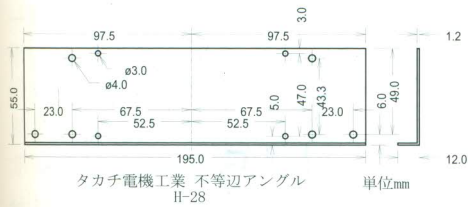
0V、+100V、-8Vラインをドライブ段基板に配線する。Outputライン、Input、Gndラインも配線する。



タカチ電機工業 等辺アングルCL-1

[図40] 整流基板固定アングル

ここでDC検出部のチェックをするために、ドライブ段基板に- V_0 を仮接続する。Detと0Vライン間に1.2Vのバッテリーを一瞬タッチする。プロテクターLEDが点灯すればOKだ。バッテリーの極性を変えて同じチェックをし、



[図41] ケミコン固定アングル

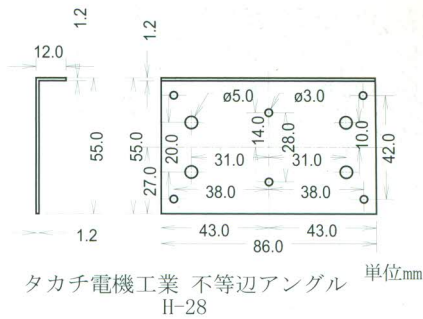
他チャンネルも同様のチェックをする。チェックが済んだら $-V_O$ の配線は外す。

いよいよパワーIVCの調整だ。スピーカー端子には 8Ω ダミーロード($56\Omega/5W$ 酸化金属皮膜抵抗7本バラ)を接続。入力ピンジャックにはInputとGnd間に抵抗 $1k\Omega$ を接続する。パワーIVCの調整用として、ピンプラグ内部に $1k\Omega$ を配線したテスト用ピンプラグを作っておくと便利だ。

調整は片チャンネルずつ行う。 $-V_O$ と基板間には $1A$ のヒューズを入れ、 $+V_O$ と基板間には $1A$ のヒューズとフルスケール $1A$ の電流計をシリーズに入れる。電源スイッチをオン、 V_O はほとんど $0V$ 、 I_O はゼロのはずだ。 V_O がジャスト $0V$ になるように VR_1 を調整する。 $\pm 5mV$ 以内に合わせることができるよう。

VR_2 をゆっくり右に回転していくと I_O が流れ始めるので、さらに慎重に回転し、 I_O が $300mA$ になるようにする。しばらくようすを見ると I_O がわずかに変化するので、最終的に $300mA$ になるように調整する。

電源をオフにし、放熱器が十分に冷めたら、再度電源をオンにする。 I_O はいったん $700mA$ くらいまで上昇してから徐々に減少し、設定値の $300mA$ で安定する。パワーIVC全体の温度係数が $-$ になっている証拠だ。調整が済んだら $+V_O$ 、 $-V_O$ の配線を外しておく。

[図42] $\pm 50V$ ダイオード基板固定板

他チャンネルも同様の調整をし、調整が済んだらヒューズと電流計を外し、両チャンネルの $+V_O$ 、 $-V_O$ を正規に配線する。

D/Aコンバーターの配線と調整

最後はD/Aコンバーターの配線と調整だ。まずDAI、DAC用 $+8V$ 電源から $+8V$ ラインと $0V$ ラインを引き出し、 $+5V$ レギュレーターに仮配線する。電源をオン、レギュレーターの出力電圧を測り、これが $+5V$ より低いときは電圧調整抵抗 R_V をより小さい値の抵抗と交換し、高いときは大きい値の抵抗と交換する。交換時は基板の裏側に仮配線し、決定したら基板に本配線する。 $+3.3V$ レギュレーターも同様に出力電圧が $+3.3V$ になるように R_V を調整する。 $+3.3V$ レギュレーターはスイッチオン後電圧が少々上昇し、安定するまで多少時間がかかる。

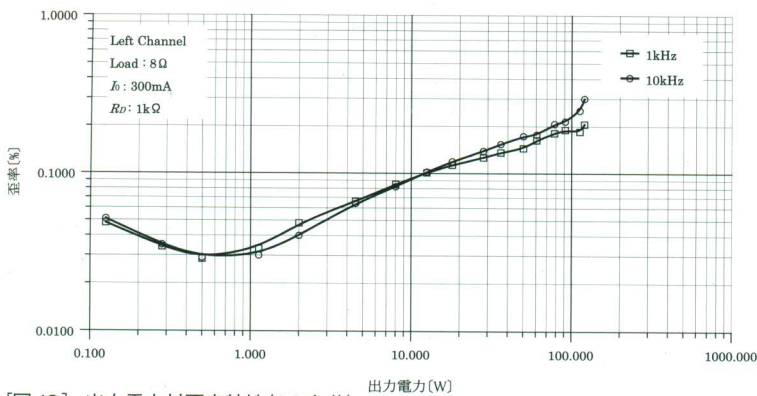
D/Aコンバーターアングルに $15mm$ サポートを取り付ける。 $+5V$ レギュレーター基板はスペースの関係で、 $+3.3V$ レギュレーターの真下に、アングルの共通の取り付け孔に固定するので、 $+5V$ レギュレーターのサポートはビスではなく、 $15mm$ メタルサポート(オス・メスタイプ)でアングルの下側に固定する。 $+3.3V$ レギュレーターはメタルサポートに固定

する。

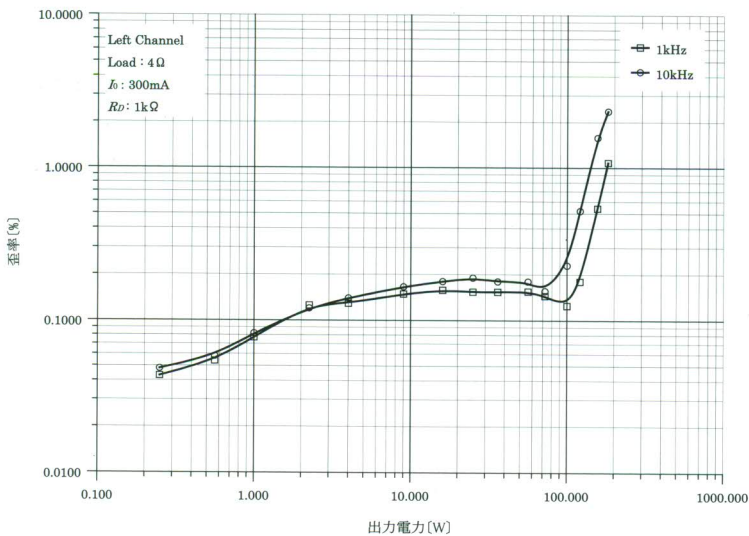
$+5V$ レギュレーターから $+3.3V$ レギュレーターに給電するための $+8V$ と $0V$ ラインを引き出し、 $+3.3V$ レギュレーターに届く長さでカットする。 $+5V$ ラインも引き出し、DAI、DAC基板に届く長さでカットする。 $+5V$ レギュレーターに $+8V$ ラインと $0V$ ラインの配線をしてから、基板の表側に $15mm$ サポートを固定し、 $15mm$ メタルサポートでアングルの下側に固定する。 $+3.3V$ レギュレーターから $+3.3V$ と $0V$ ラインを引き出し、 $+5V$ レギュレーターからの $+8V$ と $0V$ ラインを接続してから、メタルサポートに固定する。

D/Aコンバーター入力ピンジャックからInput-1~Input-3、Gnd1~Gnd3を引き出し、DAI、DAC基板を立てた位置にして所定の箇所に届く長さでカットする。D/Aコンバーターアングルを $30mm$ メタルサポート(メス・メスタイプ)でフロント・リアパネルのフランジに固定する。

DAI、DAC基板とアナログ部基板を裏側を上にして並べ、両基板間の I_{OUTL+} 、 I_{OUTL-} 、 I_{OUTR+} 、 I_{OUTR-} 、AGND3L、AGND3Rを20芯コードで配線する。アナログ基板からATT用の①ライン、②ラインを引き出す。Outputライン、Gndラインを引き出し、



【図43】 出力電力対歪率特性(8Ω負荷)



【図44】 出力電力対歪率特性(4Ω負荷)

パワーIVC入力に届く長さでカットする。

±8V整流基板から+8V, 0V, -8Vラインを引き出し、アナログ基板に届く長さでカットする。

R.chを手前にしてケースを置き、DAI, DAC基板とアナログ基板を垂直に立てた状態でアナログ基板に+8V, 0V, -8Vラインを配線する。DAI, DAC基板に+5V, +3.3V, 0Vラインを配線する。Input-1~Input-3, Gnd1~Gnd3ラインをDAI, DAC基板に配線する。①ライン, ②ラインをVRに配線する。

アナログ基板の調整に備えて、

基板から出ているOutputラインとGndラインをショート配線する。基板を固定し、ATTをmaxにセットする。

DAI, DAC基板はミス配線がない限り、必ず正常に動作する。電源をオンし、②ライン(820Ω)とGnd間の電圧を測り、この電圧が0VになるようにVRを調整する。他チャンネルも同様の調整をする。調整後はATTをゼロに絞っておく。D/Aコンバーターの調整はあっけなく終わってしまう。

アナログ基板のOutputラインとGndラインのショート配線を外し、OutputラインをパワーIVC

の入力に、GndラインをパワーIVCのGndに配線する。以上で本機の全システムが完成する。

本機の特性

図43は8Ω負荷時の出力電力対歪率特性である。入力ドライブ抵抗は1kΩで測定した。歪率は全般に少なく、しかも1kHzの特性と10kHzの特性がびたり重なる優秀な特性だ。

前回のバイポーラーTrドライブパワーIVCでは2013年1月号p.106の図42, 43のように、1kHzに比較して10kHzの歪率が多少増えているが、こうなるのがむしろ普通である。本機では10kHzでも歪率が増えないのは、全段を電極間容量が少なく、周波数特性が良好なFETで構成した結果である。周波数特性のよいドライブ段を使って全体の特性もよくなるのは、出力段の周波数特性が優れている証明になる。

最大出力電力は120W、コンパクトなサイズながらハイパワーが得られた。

図44は4Ω負荷時の出力電力対歪率特性である。この特性も1kHzと10kHzの差が少ない優れた特性だ。ただし100W以上の出力で周波数による差が出ており、歪率が急に増加しているのは、ドライブ段の出力電圧にゆとりが少ないのが原因だろう。その理由は図3「SCT2080KEの V_{GS} 対 I_D 動特性」で、4Ω負荷時の動特性に飽和特性がなく、素直に伸びており、出力段の直線性が優れているからである。この点ではドライブ段に改良の余地がある。といっても十分に少ない歪率だ。

最大出力電力は182W、結構ハイパワーだが、同じ電源電圧でバイポーラーTrパワーアンプでは、



『完全対称型オーディオDCアンプ』p.187の図40のように196W出ているので、本機のドライブ段が改善されれば、最大出力電力もさらに増えるだろう。

本機の音

本機の音の特徴を把握するために、本機とバッテリードライブD/AコンバーターとバッテリードライブSiCパワー-IVC、およびハイブリッドパワー-IVCの組み合わせのシステムを比較試聴した。さらに本機搭載のD/Aコンバーターの効果を確認するために、外部D/Aコンバーターと内蔵D/Aコンバーターとの比較もした。その総合結果を報告しよう。

本機の内蔵D/Aコンバーターと

オールFETパワー-IVCの効果は歴然としており、音色のコントラストが強烈である。オーケストラのなかで、ソロ楽器が浮き上がるような立体感と存在感で音楽を奏でる。

*ff*と*pp*のコントラストも驚くほどくっきりしており、音楽が生き活きと活動する。聴衆の立場より、あたかも演奏者の立場で聴くような本機の再生音は感動的だ。

全オーケストラのクライマックスでも、数多くの楽器がそれぞれ活躍するようすが眼前の演奏以上に再現される。圧倒的な分解能のなせる技だろう。しかも音が実に伸び伸びとしており、しなやかだ。

弦楽器の訴えるような表情は、いっそう豊かになった。作曲者は

重要なテーマを、始めは木管楽器で歌わせる。そのテーマが次々に展開し、再現されるときクライマックスでは、ヴァイオリンとチェロのユニゾンが感動的に歌い上げるシーンが多い。このようなシーンこそ本機のハーモニーを再現する力が本領を発揮する。

SiCパワー-IVC共通の超低音の充実感はいっそう増した。こんなにも多くの種類の楽器が超低音を支えているのだ。この音はスピーカーの限界をはるかに超えている。

そう遠くない未来に、オールSiCパワー-IVCが実現できるかもしれない。そのときの音を夢見て、SiCパワー-IVCを着実に進化させていこう。